OFPPT

ROYAUME DU MAROC

مكتب التكوين المهني وإنعاش الشغل

Office de la Formation Professionnelle et de la Promotion du Travail

DIRECTION RECHERCHE ET INGENIERIE DE FORMATION

SECTEUR ELECTROTECHNIQUE

RESUMES DE THEORIE ET TRAVAUX PRATIQUES

Module n° 19:

LOGIQUE COMBINATOIRE

SPECIALITE : ÉLECTROMECANIQUE DES SYSTEMES AUTOMATISES

NIVEAU : TECHNICIEN SPECIALISE

ANNÉE : 2001

Remerciements

La DRIF remercie les personnes qui ont participé ou permis l'élaboration de ce Module (***Logique combinatoire).***

Pour la supervision

- M. Mustapha ESSAGHIR : Chef de la Division Modes et Méthodes de Formation
- M. Brahim KHARBOUCH : Chef de projet marocain PRICAM-RGE
- M. René LAPIERRE : Chef de projet canadien PRICAM-RGE
- M. Jocelyn BERTRAND : Expert canadien

Pour l'élaboration

- Mme Najat FARHANE – Responsable CFF/Électrotechnique(ISIC)
- Mme Carmen DINCA – Formatrice au CFF/Électrotechnique(ISIC)
- Mme Naima EL KORNO – Formatrice au CFF/Électrotechnique(ISIC)
- Mme Meryem SKALI – Formatrice au CFF/Électrotechnique(ISIC)
- M. A. EL YAKOUTI – Formateur au CFF/Électrotechnique(ISIC)

Pour le secrétariat

- Melle Fatima Zahra MOUTAWAKIL

Les utilisateurs de ce document sont invités à communiquer à la DRIF toutes les remarques et suggestions afin de les prendre en considération pour l'enrichissement et l'amélioration de ce programme.

Mme EL ALAMI

DRIF

SOMMAIRE

PRESENTATION OU PREAMBULE

L'étude du module 18 : ***Logique combinatoire.*** permet d'acquérir les savoirs, savoirs-faire et savoirs-être nécessaires à la maîtrise de la compétence.

Ce résumé de théorie et recueil de travaux pratiques est composé des éléments suivants :

Le projet synthèse faisant état de ce que le stagiaire devra **savoir-faire** à la fin des apprentissages réalisés dans ce module, est présenté en début du document afin de bien le situer. La compréhension univoque du projet synthèse est essentielle à l'orientation des apprentissages.

Viennent ensuite, les résumés de théorie suivis de travaux pratiques à réaliser pour chacun des objectifs du module.

Les objectifs de second niveau (les préalables) sont identifiés par un préfixe numérique alors que les objectifs de premier niveau (les précisions sur le comportement attendu) sont marqués d'un préfixe alphabétique.

Le concept d'apprentissage repose sur une pédagogie de la réussite qui favorise la motivation du stagiaire, il s'agit donc de progresser à petits pas et de faire valider son travail.

Les apprentissages devraient se réaliser selon les schémas représentés aux pages qui suivent :

SCHÉMA D’APPRENTISSAGE D’UN OBJECTIF

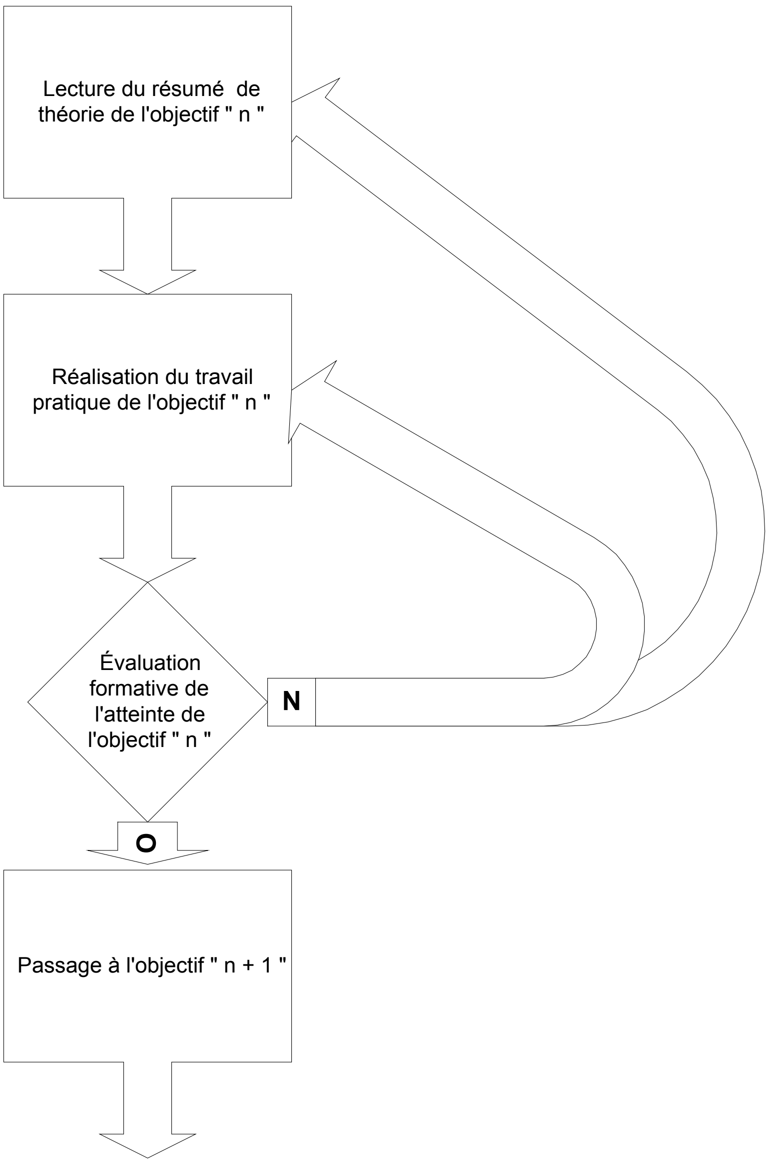
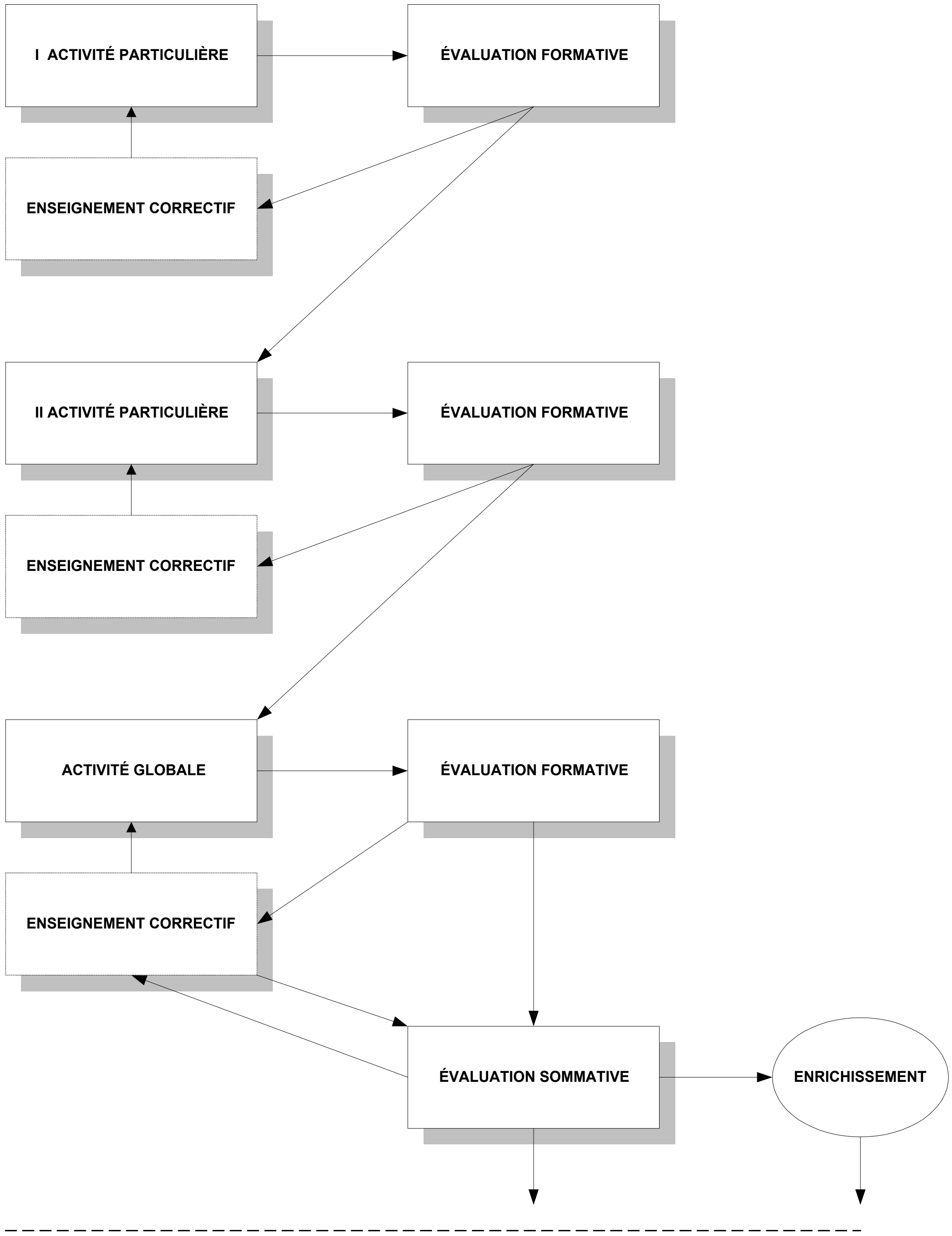


SCHÉMA DE LA STRATÉGIE D'APPRENTISSAGE



MODULE 18 : LOGIQUE COMBINATOIRE

Code : **Durée : 45 h**

OBJECTIF OPÉRATIONNEL DE PREMIER NIVEAU
DE COMPORTEMENT

COMPORTEMENT ATTENDU

Pour démontrer sa compétence le stagiaire doit
appliquer des notions de logique combinatoire
selon les conditions, les critères et les précisions qui suivent.

CONDITIONS D'ÉVALUATION

- À partir :
  - de directives;
  - d'une équation non simplifiée.
- À l'aide :
  - de manuels techniques;
  - de fiches techniques;
  - de composants logiques;
  - d'outils et d'instruments de mesure;
  - de matériaux d'assemblage;
  - de l'équipement de protection individuelle.

CRITÈRES GÉNÉRAUX DE PERFORMANCE

- Travail méthodique et minutieux.
- Utilisation appropriée du matériel et des instruments de mesure.
- Montage opérationnel et conforme à l'équation.

(à suivre)

OBJECTIF OPÉRATIONNEL DE PREMIER NIVEAU
DE COMPORTEMENT(suite)

PRÉCISIONS SUR LE COMPORTEMENT ATTENDU	**CRITÈRES PARTICULIERS DE PERFORMANCE**
A. Appliquer des notions d'algèbre booléenne.	- Respect des règles.
B. Effectuer des conversions entre des bases numériques et des codes.	- Exactitude des conversions.
C. Établir les tables de vérité d'un circuit.	- Construction selon les règles prescrites. - Exactitude des résultats.
D. Réduire des équations par la méthode de Karnaugh.	- Regroupement optimal des variables. - Clarté du schéma.
E. Traduire des équations en schémas.	- Conformité du schéma avec l'équation. - Clarté du schéma.
F. Monter des circuits de base.	- Sélection judicieuse des composants en fonction des directives de départ. - Conformité du montage avec le schéma. - Respect des règles de santé et de sécurité au travail. - Qualité du montage.

OBJECTIFS OPÉRATIONNELS DE SECOND NIVEAU

LE STAGIAIRE DOIT MAÎTRISER LES SAVOIRS, SAVOIR-FAIRE, SAVOIR PERCEVOIR OU SAVOIR ÊTRE JUGÉS PRÉALABLES AUX APPRENTISSAGES DIRECTEMENT REQUIS POUR L'ATTEINTE DE L'OBJECTIF DE PREMIER NIVEAU, TELS QUE :

Avant d'apprendre à appliquer des notions d'algèbre booléenne (A) :

1. Énumérer les règles de l'algèbre de Boole.

Avant d'apprendre à effectuer des conversions entre des bases numériques et des codes (B) :

2. Expliquer sommairement les systèmes de numération.

Avant d'apprendre à établir des tables de vérité d'un circuit (C) :

3. Expliquer les fonctions logiques de base ainsi que leur table de vérité.

Avant d'apprendre à monter des circuits de base (F) :

4. Reconnaître différents composants à partir des codes d'identification.
5. Utiliser une sonde logique.

PROJET SYNTHESE

Le stagiaire doit pour un circuit de base choisi (additionneur, codeur, décodeur etc.) :

- Établir sa table de vérité conformément aux conditions de marche et selon les règles prescrites;
- Transposer avec justesse les variables dans le tableau de Karnaugh et réduire les équations des sorties;
- Traduire ces équations en schémas clairs, propres et conformes aux équations de départ;
- Choisir les composants correspondants aux fonctions logiques attendues ;
- Réaliser le montage du circuit choisi avec vérification du fonctionnement qui doit être conforme aux données de départ.

OBJECTIF : N°1 **DURÉE :** 30 min.

- **Objectif poursuivi :** Énumérer les règles de l'algèbre de Boole.

- **Description sommaire du contenu** :

Ce résumé théorique comprend l'énumération des lois, théorèmes et postulats de l'algèbre de Boole.

- **Lieu de l'activité :** Salle de cours.

- **Directives particulières :**

OBJECTIF : N°1 **DURÉE :** 30 min.

I- Les lois de l'algèbre de Boole :

		Lois
Commutativité	L_1	$A \bullet B = B \bullet A$
	L_2	$A + B = B + A$
Associativité	L_3	$(A \bullet B) \bullet C = A \bullet (B \bullet C)$
	L_4	$(A + B) + C = A + (B + C)$
Distributivité	L_5	$A \bullet (B + C) = A \bullet B + A \bullet C$
	L_6	$(A + B) \bullet (A + C) = A + B \bullet C$
Absorption	L_7	$A + (A \bullet B) = A$
	L_8	$A \bullet (A + B) = A$
Expansion	L_9	$(A \bullet B) + (A \bullet \overline{B}) = A$
	L_{10}	$(A + B) \bullet (A + \overline{B}) = A$
De Morgan	L_{11}	$\overline{A \bullet B} = \overline{A} + \overline{B}$
	L_{12}	$\overline{A + B} = \overline{A} \bullet \overline{B}$
	L_{13}	$\overline{\overline{A} + \overline{B}} = A \bullet B$
	L_{14}	$\overline{\overline{A} \bullet \overline{B}} = A + B$
Similitude	L_{15}	$A + \overline{A} \bullet B = A + B$
	L_{16}	$A \bullet (\overline{A} + B) = A \bullet B$

II- Les Théorèmes de l'algèbre de Boole :

	Théorèmes	
Invariance	T_1	$A \bullet 0 = 0$
	T_2	$A + 1 = 1$
Élément neutre	T_3	$A \bullet 1 = A$
	T_4	$A + 0 = A$
Idempotence	T_5	$A \bullet A = A$
	T_6	$A + A = A$
Complémentarité	T_7	$A \bullet \overline{A} = 0$
	T_8	$A + \overline{A} = 1$
Involution	T_9	$\overline{\overline{A}} = A$

III- Postulats de l'algèbre de Boole :

Postulats	
P_1	$0 \bullet 0 = 0$
P_2	$0 \bullet 1 = 1 \bullet 0 = 0$
P_3	$1 \bullet 1 = 1$
P_4	$0 + 0 = 0$
P_5	$1 + 0 = 0 + 1 = 1$
P_6	$1 + 1 = 1$
P_7	$\overline{0} = 1$
P_8	$\overline{1} = 0$

OBJECTIF : N°1 **DURÉE :** 15 min.

- Objectif poursuivi : Énumérer les règles de l'algèbre de Boole.

- Description sommaire de l'activité :

Le stagiaire doit : Énumérer les lois, théorèmes et postulats de l'algèbre de Boole avec respect des règles.

- Lieu de l'activité : Salle de cours.

- Liste du matériel requis :

- Directives particulières :

OBJECTIF : N°1 **DURÉE :** 15 min.

Le stagiaire doit compléter les lois, théorèmes et postulats de l'algèbre de Boole et donner leurs noms ou leurs numéros.

$A+1=$:

$A\bullet 1=$:

$A+0=$:

$A+A=$:

$A+\overline{A}=$:

$A\bullet A=$:

$A\bullet 0=$:

$A\bullet \overline{A}=$:

$1\bullet 0=$:

$1+1=$:

$1\bullet 1=$:

$0\bullet 0=$:

$\overline{0}=$:

$\overline{A+B}=$:

$\overline{\overline{A}\bullet \overline{B}}=$:

$A+\overline{A}\bullet B=$:

$A\bullet\left(\overline{A}+B\right)=$:

$(A+B)\bullet(A+C)=$:

$A+(A\bullet B)=$:

$(A\bullet B)+(A\bullet\overline{B})=$:

$(A+B)\bullet(A+\overline{B})=$:

OBJECTIF : N° A **DURÉE :** 120 min.

- Objectif poursuivi : Appliquer des notions d'algèbre de Boole.

- Description sommaire du contenu :

- Ce résumé théorique montre l'application des notions d'algèbre de Boole pour mettre en équation un problème donné.

- Lieu de l'activité : Salle de cours.

- Directives particulières :

OBJECTIF : N°A **DURÉE :** 120 min.

I- Identités booléennes

1-1 Variables booléennes

Une variable booléenne est une grandeur physique qui ne peut prendre que deux états stables.

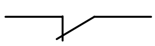
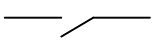
Exemples :

- Appareils de commande : - un interrupteur peut être fermé ou ouvert;
  - un bouton poussoir peut être actionné ou non actionné.
- Récepteurs : - une lampe d'éclairage peut être allumée ou éteinte;
  - un électro-aimant peut être excité ou non excité.

1.2 État logique d'une variable booléenne

Ce sont les deux états stables d'une variable. Par convention, chaque état stable est désigné par un chiffre qui est zéro (0) ou un (1).

Exemples :

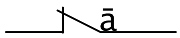
Appareil de commande		Récepteur ou sortie	
Situation	**État logique**	**Situation**	**État logique**
Passant (fermé) 	1	Alimenté	1
Non passant (ouvert) 	0	Non alimenté	0

1.3 Identification technologique d’une variable booléenne

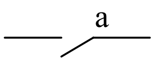
Tout contact est repéré par une lettre qui rappelle son appartenance à l’organe qui le commande :
- Bouton poussoir;
- Interrupteur;
- Relais etc.

Par convention la différenciation technologique est traduite :

- Graphiquement par le symbole de la complémentation trait au-dessus de la lettre d’identification pour les contacts à ouverture.
- Numériquement en affectant :
  - Le chiffre 0 au contact à ouverture;
  - Le chiffre 1 au contact à fermeture.



Contact à ouverture : $\bar{a} \Rightarrow 0$ (se lit a barre).

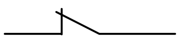
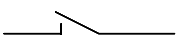
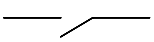


Contact à fermeture : $a \Rightarrow 1$

1.4 Conventions d’affectation des états logiques

Quelle que soit la nature du contact on affecte :

- L’état logique 1 à la continuité du circuit (contact fermé) ;
- L’état logique 0 à la discontinuité du circuit (contact ouvert).

	Situation du circuit	**État logique**
Contact à ouverture au repos 	La continuité électrique est assurée	1
Contact à fermeture au travail		
Contact à ouverture au travail 	La continuité électrique n’est assurée	0
Contact à fermeture au repos 		

II- Constitution générale d'un circuit électrique

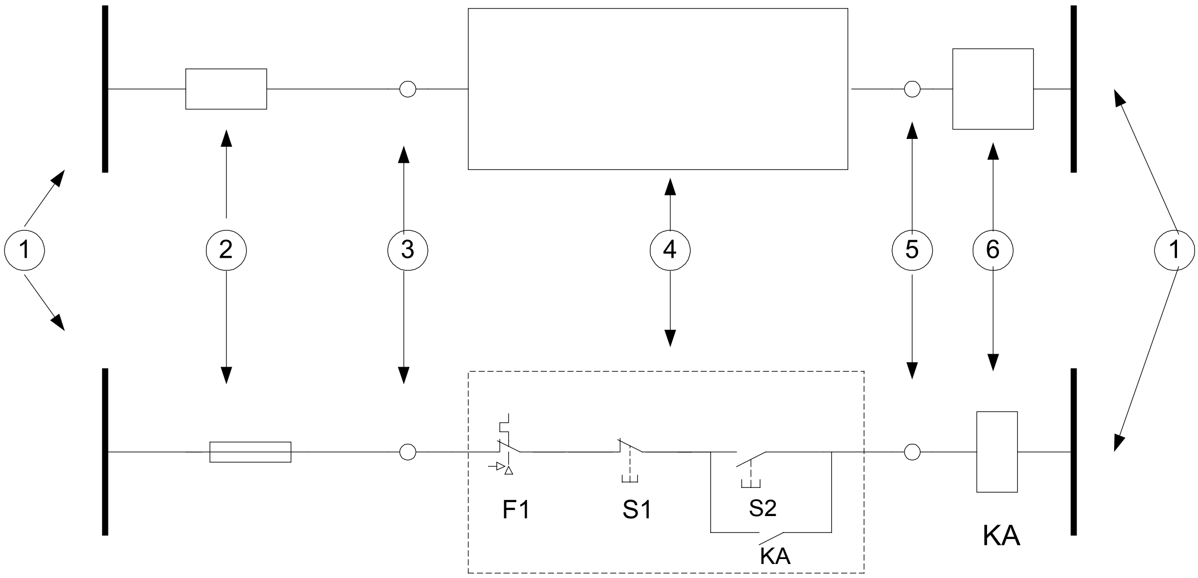


Figure 1

(1) Alimentation;
(2) Organe de protection;
(3) Borne d'entrée du dipôle de commutation;
(4) Dipôle de commutation;
(5) Borne de sotie du dipôle de commutation;
(6) Récepteur ou organe de sortie.

Un dipôle de commutation qui peut comporter :

- Un seul contact;
- Plusieurs contacts en association :
  - Série;
  - Parallèle;
  - Mixte.

est considéré comme une variable booléenne.

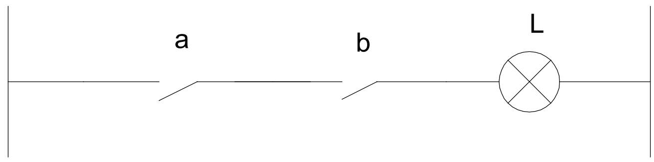
- Le dipôle est passant : la continuité électrique est assurée entre ses bornes d'entrée et de sortie.
- Le dipôle est non passant: le circuit électrique est interrompu entre ses deux bornes.

III- Mise en équation d'un problème

L'équation d'un récepteur (sortie) exprime la relation conditionnelle qui existe entre ce récepteur et les entrées qui le commandent.

Exemples :

1- Soit le schéma à contacts ci-dessous :



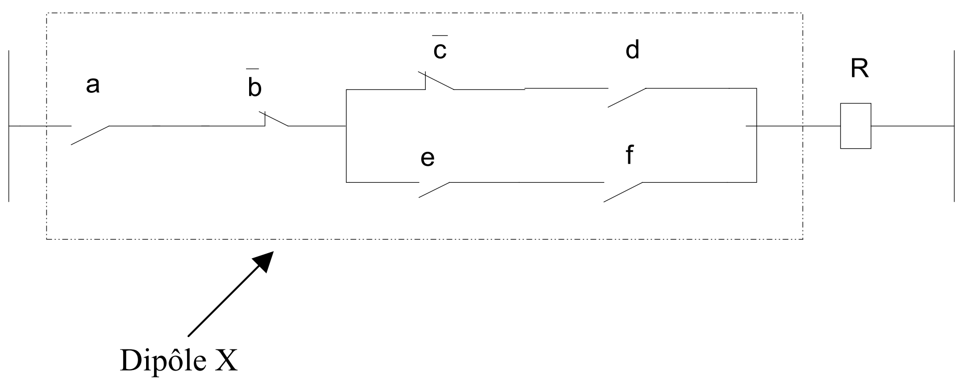
Sortie récepteur : - la lampe (L)
Entrées : - Commutateurs a
- Commutateurs b

La lampe s'allume quand on actionne le commutateur a ET le commutateur b.
On écrit donc : L = a ET b ou encore $\underline{L = a \bullet b}$

2- Soit le schéma à contacts ci-dessous :

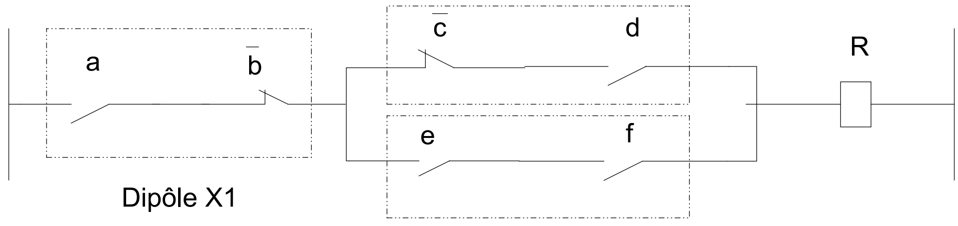
La lampe s'allume quand on actionne le commutateur a OU le commutateur b.
On écrit donc l'équation correspondante : L = a OU b ou encore $\underline{L = a + b}$

3- Soit le schéma à contacts ci-dessous :



Sortie	:	Récepteur R
Entrées	:	a , $\bar{b}$, $\bar{c}$, d, e, f.

Le dipôle X peut se décomposer en trois dipôles élémentaires :



Dont les équations respectives sont :

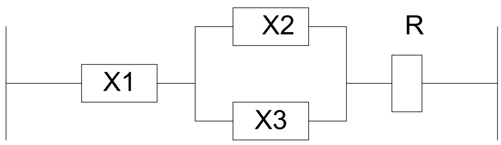
$X_1 = a \bullet \overline{b}$; $X_2 = \overline{c} \bullet d$; $X_3 = e \bullet f$

L'état de la sortie R dépend des états des dipôles X_1, X_2 et X_3

$R = f(X_1, X_2, X_3)$

Chaque dipôle est assimilable à une variable booléenne ou binaire.
Le schéma ci-dessous montre que R est alimenté :

- Quand X_1 est passant.
- ET si X_2 OU si X_3 sont passants.



C'est à dire $R = X_1$ ET (X_2 OU X_3) ou encore $R = X_1 \cdot (X_2 + X_3)$
D'où l'équation de la sortie R en fonction des entrées (a, $\overline{b}$, $\overline{c}$, d, e, f) :

$$\boxed{R = a \bullet \overline{b}\ (\overline{c} \bullet d + e \bullet f\ )}$$

OBJECTIF : N°2 **DURÉE :** 120 min.

- Objectif poursuivi : Expliquer sommairement le systèmes de numération.

Description sommaire du contenu :

Ce résumé théorique comprend L'explication des différentes bases et codes ainsi que les opérations arithmétiques.

- Lieu de l'activité : Salle de cours.

- Directives particulières :

OBJECTIF : N°2 **DURÉE :** 120 min.

I - Bases :

	Décimal	Binaire	Octal	Hexadécimal
Base	10	2	8	16
Symboles	0 à 9	0 à 1	0 à 7	0 à F
	0	0	0	0
P	1	1	1	1
R	2	10	2	2
O	3	11	3	3
G	4	100	4	4
R	5	101	5	5
E	6	110	6	6
S	7	111	7	7
S	8	1000	10	8
I	9	1001	11	9
O	10	1010	12	A
N	11	1011	13	B
	12	1100	14	C
	13	1101	15	D
	14	1110	16	E
	15	1111	17	F
	16	10000	20	10

II - Opérations arithmétiques avec la base binaire:

2-1 Addition Binaire : Les règles de base sont :

0 + 0 = 0
0 + 1 = 1
1 + 0 = 1
1 + 1 = 0 reporte 1

Exemple :

```
     1 1 1    Reports
      1101       0
   +
      1011       1
    ----------------
     11000       1
```

2-2 Soustraction Binaire : Les règles de base sont

0 - 0 = 0
0 - 1 = 1 Emprunte 1
1 - 0 = 1
1 - 1 = 0

Exemple :

```
      0      Emprunt
    11011       1
 -
      110       1
 ---------------
    10101       0
```

2-3 Multiplication Binaire : Les règles de base sont :

0 * 0 = 0
0 * 1 = 0
1 * 0 = 0
1 * 1 = 1

Exemple :

```
      101
   *
      110
 ---------
      000
     101
    101
 ---------
    11110
```

2-4 Division Binaire : Les règles de base sont :

0 / 0 = Indéterminé
0 / 1 = 0
1 / 0 = Impossible
1 / 1 = 1

Exemple :

```
  1010      / 10
- 10         [101]
  ----
  001
- 00
  ----
    10
  - 10
    ----
    00
```

III - Les codes :

3-1 Code binaire :

Décimal	Binaire
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

3-2 Code B C D : (Binary coded décimal) en français (Décimal codé Binaire)

Décimal	B C D
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

Dans ce code les chiffres binaire jusqu'à 9 s'écrivent de la même façon que le binaire naturel, de 4 chiffre précédé des dizaines codés en binaire de 4 chiffres, précédé des centaines codés en binaire de 4 chiffres, précédé des milliers codés en binaire de 4 chiffres et ainsi de suite.

Exemple : $(115)_{10}^{2}$

$= (0001\ 0001\ 0101)_{BCD}$

3-3 **Code ASC II** (American standard code for information interchange)

ou code américain pour l'échange d'information : c'est un code alphanumérique qui permet de représenter des chiffres, des lettres ainsi que divers caractères spéciaux. Il traduit ces caractères en langage machine.

D	O	H	C	D	O	H	C	D	O	H	C	D	O	H	C
0	000	00	nul	32	040	20	sp	64	100	40	@	96	140	60	‘
1	001	01	soh	33	041	21	!	65	101	41	A	97	141	61	a
2	002	02	stx	34	042	22	‘‘	66	102	42	B	98	142	62	b
3	003	03	etx	35	043	23	#	67	103	43	C	99	413	63	c
4	004	04	eot	36	044	24	$	68	104	44	D	10	144	64	d
5	005	05	enq	37	045	25	%	69	105	45	E	101	145	65	e
6	006	06	acq	38	046	26	&	70	106	46	F	102	146	66	f
7	007	07	bel	39	047	27	`	71	107	47	G	103	147	67	g
8	010	08	BS	40	050	28	(	72	110	48	H	104	150	68	h
9	011	09	HT	41	051	29	)	73	111	49	I	105	151	69	i
10	012	0A	LF	42	052	2A	*	74	112	4A	J	106	152	6A	j
11	013	0B	VT	43	053	2B	+	75	113	4B	K	107	153	6B	k
12	014	0C	FF	44	054	2C	’	76	114	4C	L	108	154	6C	l
13	015	0D	CR	45	055	2D	-	77	115	4D	M	109	155	6D	m
14	016	0E	SO	46	056	2E	.	78	116	4E	N	110	156	6E	n
15	017	0F	SI	47	057	2F	/	79	117	4F	O	111	157	6F	o
16	020	10	dle	48	060	30	0	80	120	50	P	112	160	70	p
17	021	11	dc1	49	061	31	1	81	121	51	Q	113	161	71	q
18	022	12	dc2	50	062	32	2	82	122	52	R	114	162	72	r
19	023	13	dc3	51	063	33	3	83	123	53	S	115	163	73	s
20	024	14	dc4	52	064	34	4	84	124	54	T	116	164	74	t
21	025	15	nak	53	065	35	5	85	125	55	U	117	165	75	u
22	026	16	syn	54	066	36	6	86	126	56	V	118	166	76	v
23	027	17	etb	55	067	37	7	87	127	57	W	119	167	77	w
24	030	18	can	56	070	38	8	88	130	58	X	120	170	78	x
25	031	19	em	57	071	39	9	89	131	59	Y	121	171	79	y
26	032	1A	sub	58	072	3A	:	90	132	5A	Z	122	172	7A	z
27	033	1B	esc	59	073	3B	;	91	133	5B	[	123	173	7B	{
28	034	1C	fs	60	074	3C	<	92	134	5C	\	124	174	7C	|
29	035	1D	gs	61	075	3D	=	93	135	5D	]	125	175	7D	}
30	036	1E	rs	62	076	3E	>	94	136	5E	^	126	176	7E	~
31	037	1F	us	63	077	3F	?	95	137	5F	-	127	177	7F	del

Colonne C: caractère ASCII ou fonction de contrôle particulière.

Colonne D: décimal.

Colonne O: octal.

Colonne H: hexadécimal.

3-4 Code Gray : Code binaire réfléchi, ne peut être utilisé pour les opérations arithmétique.

Nb Décimal	Binaire	Gray
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000

C'est une autre forme de la base binaire.
Un seul bit à la fois change d'état lorsqu'on passe d'un nombre au suivant.

OBJECTIF : N°2 **DURÉE** : 60 min.

- Objectif poursuivi : Expliquer sommairement les systèmes de numération.

- Description sommaire de l'activité :

- Le stagiaire doit : Expliquer les systèmes de numération tels que les bases, les codes et les opérations arithmétiques en effectuant les exercices qui suivent.

- Lieu de l'activité : Salle de cours.

- Liste du matériel requis :

- Directives particulières :

OBJECTIF : N°2 **DURÉE :** 60 min.

Exercice 1 :

Donner dans quelles bases sont écrits les nombres suivants :

(10011) :
(AB34) :
(701) :
(613) :
(3D2E) :
(3F) :
(110101) :

Exercice 2 :

Donner le code correspondant à chaque écriture :

$(14)_{10}$ = 01110 :
$(10)_{10}$ = (00010000) :
$(07)_{10}$ = (0100) :
$(03)_{10}$ = (0011) :
$(30)_{10}$ = (r s) :
(= (0101000) :
/ = (0101111) :

Exercice 3 :

Effectuer les opérations arithmétiques suivantes :

0011 + 1101	1101 - 0010	110 * 11	1111/11
10110110 + 1011101	1010111 - 10101	1001 * 1100	100000/110
1110111 + 101101 + 1011	10110101 - 1110101	1001 * 1100	1000010/1011

OBJECTIF : B **DURÉE :** 2h 30 min.

- **Objectif poursuivi :**Effectuer des conversions entre des bases numériques et des codes.

- Description sommaire du contenu :

Ce résumé théorique montre comment effectuer les conversions inter base, inter code, base/code, code/base avec exactitude.

- Lieu de l'activité : Salle de cours.

- Directives particulières :

OBJECTIF : B **DURÉE :** 2h 30min.

I – Conversion entre bases

1-1 Conversion des bases 2, 8 ou 16 en base 10

Pour convertir un nombre de la base 2, 8 ou 16 en nombre de base 10, il suffit de décomposer le nombre en ses quantités et d'en faire la somme.

Exemples :

$(10110, 01)_2 = 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$
$= 1 \times 16 + 0 \times 8 + 1 \times 4 + 1 \times 2 + 0 \times 1 + 0 \times 0,5 + 1 \times 0,25$
$= (22, 25)_{10}$

$(372, 06)_8 = 3 \times 8^2 + 7 \times 8^1 + 2 \times 8^0 + 0 \times 8^{-1} + 6 \times 8^{-2}$
$= 3 \times 64 + 7 \times 8 + 2 \times 1 + 0 \times 0,125 + 6 \times 0,015625$
$= (250, 09375)_{10}$

$(FD, 2A)_{16} = F \times 16^1 + D \times 16^0 + 2 \times 16^{-1} + A \times 16^{-2}$
$= 15 \times 16 + 13 \times 1 + 2 \times 0,0625 + 10 \times 0,00390625$
$= (253, 1640625)_{10}$

1-2- Conversion de la base 10 aux bases 2, 8 et 16

Cette conversion se fait en deux parties :

1- La partie entière.
2- La partie fractionnaire.

Exemple 1 : Conversion du nombre 91, 2 en base 2 :

- On traite d'abord la partie entière :

On divise le nombre 91 par 2 successivement. Les restes de la division correspondent aux symboles composant le nombre binaire, le premier reste occupant la position 2^0.

Position	Reste	91/2
2^0	1	45/2
2^1	1	22/2
2^2	0	11/2
2^3	1	5/2
2^4	1	2/2
2^5	0	1/2
2^6	1	0

↑ on l'écrit dans le sens.

$(91)_{10} = (1011011)_2$

On traite après la partie fractionnaire :

$0,4 \times 2 = \underline{0},8$

$0,8 \times 2 = \underline{1},6$

$0,6 \times 2 = \underline{1},2$

$0,2 \times 2 = \underline{0},4$

$0,4 \times 2 = \underline{0},8$

D'où $(0,4)_{10} = (0,01100)_2$

Résultat : $(91,4)_{10} = (1011011,01100)_2$

Exemple 2 : $(459,3)_{10}$ le convertir en base 8.

* Partie entière :

Position	Reste	459/8
8^0	3	57/8
8^1	1	7/8
8^2	7	0

$(459)_{10} = (713)_8$

* Partie fractionnaire :

$0,3 \times 8 = \underline{2},4$
$0,4 \times 8 = \underline{3},2$
$0,2 \times 8 = \underline{1},6$
$0,6 \times 8 = \underline{4},8$

$(0,3)_{10} = (0,2314)_8$

Résultat : $(459,3)_{10} = (713,2314)_8$

Exemple 3 : Conversion du nombre $(751, 1)_{10}$ en base 16.

* Partie entière :

Position	Reste	751/16
16^0	15	46/16
16^1	14	2/16
16^2	2	0

$(751)_{10} = (2EF)_{16}$

* Partie fractionnaire :

0, 1 x 16 = 1, 6
0, 6 x 16 = 9, 6
0, 6 x 16 = 9, 6
0, 6 x 16 = 9, 6

$(0, 1)_{10} = (0, 1999)_{16}$

Résultat : $(751, 1)_{10} = (2EF, 1999)_{16}$

1-3- Conversion de la base binaire à la base octale

On obtient l'équivalent octal du nombre binaire en le partageant en tranche de 3 chiffres de droite à gauche pour la partie entière et de gauche à droite pour la partie fractionnaire, puis en remplaçant chaque tranche par son équivalent octal.

Exemple :

$(011/010/101/110 , 001/011/100)_2$
$= (3 \quad 2 \quad 5 \quad 6 \ , 1 \quad 3 \quad 4)_8$

- On peut faire l'opération à l'inverse du octal au binaire :

Exemple :

$(2\ 4\ 3, 2\ 1)_8$

$(010 \quad 100\ 011, \quad 010\ 001)_2$

1-4 <u>Conversion de la base 2 à la base 16</u>

On obtient l'équivalent hexadécimale du nombre binaire en le partageant en tranches de 4 chiffres de D à G pour la partie entière et de G à D pour la partie fractionnaire et en remplaçant chaque tranche par son équivalent hexadécimal.

<u>Exemple</u> :

* $(0011/1101/0010/1110 \text{ , } 1101/0100)_2$
$= (3 \quad D \quad 2 \quad E \text{ , } D \quad 4)_{16}$

On peut faire l'opération inverse de la base 16 à la base 2.

<u>Exemple</u> :

$(B\ 3\ 0,\ 1\ A)_{16}$

$(1011 \quad 0011\ 0000, \quad 0001\ 1010)_2$

II- <u>Conversions Intercode</u>

1-1 <u>Conversion du code binaire (naturel) en code de Gray (binaire réfléchi)</u>

Pour chaque chiffre du nombre à transformer, on le transcrit tel que ou bien on le remplace par son complément selon que ce chiffre est précédé d'un 0 ou d'un 1.

<u>Exemple</u> :

Binaire : 001101 0100100

Gray : 01011 110110

2-2 <u>Conversion du code de Gray au code binaire</u>

On part de gauche à droite, on transcrit chaque chiffre tel que ou on le remplace par son complément selon que le chiffre précédent obtenu de l'équipement binaire est un 0 ou un 1.

<u>Exemple</u> :

Gray : 10110 100101100111

Binaire : 011011 0111001000101

OBJECTIF : B **DURÉE :** 120 min.

- **Objectif poursuivi** : Effectuer des conversions entre des bases numériques et des codes.

- **Description sommaire de l'activité :**

- **Le stagiaire doit :** Effectuer les conversions interbase, intercode, base / code, code / base avec exactitude en effectuant des exercices.

- **Lieu de l'activité** : Salle de cours.

- **Liste du matériel requis :**

- **Directives particulières :**

OBJECTIF : B **DURÉE :** 120 min.

Exemple 1 : Donner l'équivalent décimale des nombres octaux suivants :

a/ $(72)_8 = (\ldots\ldots\ldots\ldots\ldots)_{10}$
b/ $(1251)_8 = (\ldots\ldots\ldots\ldots\ldots)_{10}$
c/ $(17{,}3)_8 = (\ldots\ldots\ldots\ldots\ldots)_{10}$
d/ $(512{,}65)_8 = (\ldots\ldots\ldots\ldots\ldots)_{10}$

Exemple 2 : Donner l'équivalent octal des nombres décimaux suivants :

a/ $(96)_{10} = (\ldots\ldots\ldots\ldots\ldots)_8$
b/ $(19{,}25)_{10} = (\ldots\ldots\ldots\ldots\ldots)_8$
c/ $(728{,}5)_{10} = (\ldots\ldots\ldots\ldots\ldots)_8$
d/ $(129)_{10} = (\ldots\ldots\ldots\ldots\ldots)_8$

Exemple 3 : Donner l'équivalent octal des nombres binaires suivants :

a/ $(11)_2 = (\ldots\ldots\ldots\ldots\ldots)_8$
b/ $(10110)_2 = (\ldots\ldots\ldots\ldots\ldots)_8$
c/ $(100011011000{,}1101)_2 = (\ldots\ldots\ldots\ldots\ldots)_8$
d/ $(11111101101)_2 = (\ldots\ldots\ldots\ldots\ldots)_8$

Exemple 4 : Trouver l'équivalent binaire des nombre octaux suivants :

a/ $(5)_8 = (\ldots\ldots\ldots\ldots\ldots)_2$
b/ $(63)_8 = (\ldots\ldots\ldots\ldots\ldots)_2$
c/ $(674)_8 = (\ldots\ldots\ldots\ldots\ldots)_2$
d/ $(152)_8 = (\ldots\ldots\ldots\ldots\ldots)_2$

Exemple 5 : Convertir les nombres hexadécimaux suivants en décimale :

a/ $(18)_{16} = (\ldots\ldots\ldots\ldots\ldots)_{10}$
b/ $(A2)_{16} = (\ldots\ldots\ldots\ldots\ldots)_{10}$
c/ $(FEE)_{16} = (\ldots\ldots\ldots\ldots\ldots)_{10}$
d/ $(AC{,}2)_{16} = (\ldots\ldots\ldots\ldots\ldots)_{10}$

Exemple 6 : Trouver l'équivalent hexadécimale des nombres décimaux suivants :

a/ $(72)_{10} = (\ldots\ldots\ldots\ldots\ldots)_{16}$
b/ $(86{,}31)_{10} = (\ldots\ldots\ldots\ldots\ldots)_{16}$
c/ $(122)_{10} = (\ldots\ldots\ldots\ldots\ldots)_{16}$
d/ $(716{,}40)_{10} = (\ldots\ldots\ldots\ldots\ldots)_{16}$

<u>Exemple 7</u> : Donner l'équivalent hexadécimale des nombres binaires suivants :

a/ $(101)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{16}$
b/ $(11011)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{16}$
c/ $(101110111,1100)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{16}$
d/ $(111101111,1011101)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{16}$

<u>Exemple 8</u> : Donner l'équivalent binaire des nombres hexadécimaux suivants :

a/ $(18)_{16}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$
b/ $(A2)_{16}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$
c/ $(CAFE)_{16}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$
d/ $(A25,5E)_{16}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$

<u>Exemple 9</u> : Donner l'équivalent BCD des nombres décimaux suivants :

a/ $(8)_{10}$ = $(\ldots\ldots\ldots\ldots\ldots)_{BCD}$
b/ $(17)_{10}$ = $(\ldots\ldots\ldots\ldots\ldots)_{BCD}$
c/ $(128)_{10}$ = $(\ldots\ldots\ldots\ldots\ldots)_{BCD}$
d/ $(92)_{10}$ = $(\ldots\ldots\ldots\ldots\ldots)_{BCD}$

<u>Exemple 10</u> : Trouver l'équivalent décimale des codes BCD suivants :

a/ $(101)_{BCD}$ = $(\ldots\ldots\ldots\ldots\ldots)_{10}$
b/ $(110100)_{BCD}$ = $(\ldots\ldots\ldots\ldots\ldots)_{10}$
c/ $(10100110111)_{BCD}$ = $(\ldots\ldots\ldots\ldots\ldots)_{10}$
d/ $(1000100111)_{BCD}$ = $(\ldots\ldots\ldots\ldots\ldots)_{10}$

<u>Exemple 11</u> : Donner l'équivalent en code Gray des nombres binaires suivants :

a/ $(11)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{Gray}$
b/ $(1011)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{Gray}$
c/ $(10111)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{Gray}$
d/ $(11111011101)_2$ = $(\ldots\ldots\ldots\ldots\ldots)_{Gray}$

<u>Exemple 12</u> : Donner l'équivalent binaire des codes Gray suivants :

a/ $(11)_{Gray}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$
b/ $(1011)_{Gray}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$
c/ $(10111)_{Gray}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$
d/ $(110110)_{Gray}$ = $(\ldots\ldots\ldots\ldots\ldots)_2$

<u>Exemple 13</u> : Faites la conversion binaire – décimale des nombres fractionnaires suivants :

a/ $(1,1)_2 = (\ldots\ldots\ldots\ldots\ldots)_{10}$
b/ $(10,1011)_2 = (\ldots\ldots\ldots\ldots\ldots)_{10}$
c/ $(111,111101)_2 = (\ldots\ldots\ldots\ldots\ldots)_{10}$
d/ $(1011,00101)_2 = (\ldots\ldots\ldots\ldots\ldots)_{10}$

<u>Exemple 14</u> : Faites la conversions décimal – binaire des nombres suivants :

a/ $(12,5)_{10} = (\ldots\ldots\ldots\ldots\ldots)_2$
b/ $(154,75)_{10} = (\ldots\ldots\ldots\ldots\ldots)_2$
c/ $(26)_{10} = (\ldots\ldots\ldots\ldots\ldots)_2$
d/ $(172,125)_{10} = (\ldots\ldots\ldots\ldots\ldots)_2$

OBJECTIF : N°3 **DURÉE :** 1H 30min.

- Objectif poursuivi : Expliquer les fonctions logiques de base ainsi que leur table de vérité.

- Description sommaire du contenu :

Ce résumé théorique comprend l'explication des fonctions de base telles que les fonctions OUI, ET, OU, NON, OU EXCUSIF, NON ET, NON OU, la symbolisation utilisée, le tableau des combinaisons ainsi que les tables de vérités.

- Lieu de l'activité : Salle de cours.

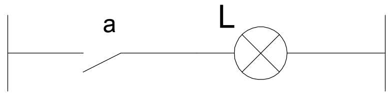
- Directives particulières :

OBJECTIF : N°3 **DURÉE :** 1H 30 min.

I- Principales fonctions logiques

1-1- Fonction Égalité « OUI »

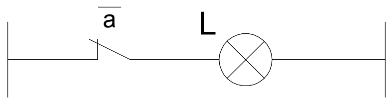
Soit le schéma à contacts suivant :



La lampe est à l'état 1 (allumée) si, et seulement si, a est à l'état 1 (fermé).
On écrit : F = a
Conclusion : La sortie est à l'état 1 si, et seulement si l'entrée est à l'état 1.

1-2- Fonction inverse « NON »

Soit le schéma à contacts suivant :

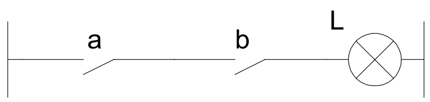


La lampe L est à l'état 1 (allumé) si, et seulement si, il n'y a pas d'action sur la variable $\overline{a}$ (donc fermé).
On écrit : F = $\overline{a}$

Conclusion : La sortie est à l'état 1 si, et seulement si, l'entrée est à l'état 0.

1-3- Fonction produit logique « ET »

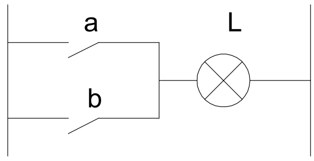
Soit le schéma à contacts suivant :



La lampe L est à l'état 1 (allumé) si, et seulement si, a ET b sont à l'état 1 (fermés).
On écrit : F = $a \bullet b$
Conclusion : La sortie est à l'état 1 si, et seulement si, toutes les entrées sont à l'état1.

1-4- Fonction somme logique « OU »

Soit le schéma à contacts suivant :

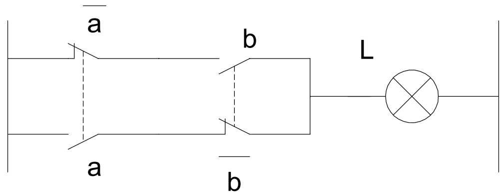


La lampe L est à l'état 1 (allumé) si , et seulement si, a OU b sont à l'état 1(fermé).
On écrit : F = a + b

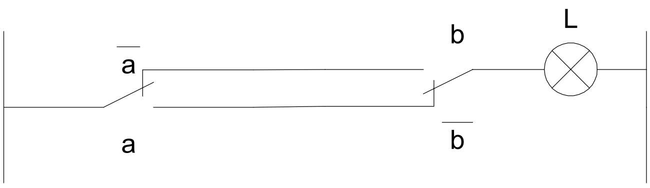
Conclusion : La sortie est à l'état 1 si, et seulement si, une ou plusieurs entrées sont à l'état 1.

1-5- Fonction « OU EXCLUSIF »

Soit le schéma à contacts suivant :



ou encore :



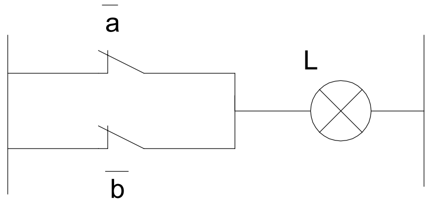
C'est le schéma d'un montage « va et vient »

La lampe L est à l'état 1 (allumé) si, et seulement si, il y a une action sur a ou sur b .
On écrit : F = $a \oplus b$

Conclusion : La sortie est à l'état 1 si, et seulement si, une seule entrée est à l'état 1.

1-6- Fonction « NON ET (NAND) »

Soit le schéma à contacts suivant :

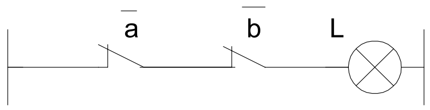


La lampe L est à l'état 0 (éteinte) si, et seulement si, les deux variables $\overline{a}$ et $\overline{b}$ sont à l'état 1 (actionnées).

Conclusion : La sortie est à l'état 0 si, et seulement si, toutes les entrées sont à l'état 1.

1-7- Fonction « NON OU (NOR) »

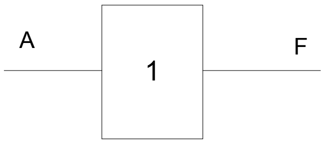
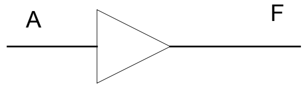
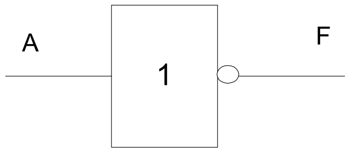
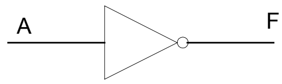
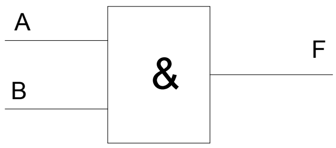
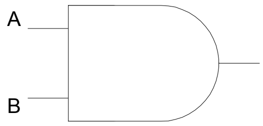
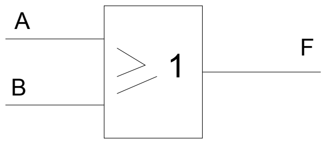
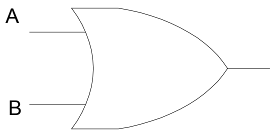
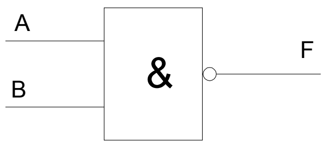
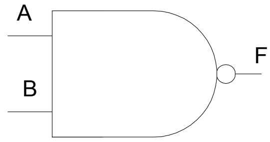
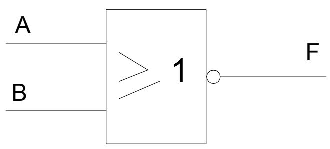
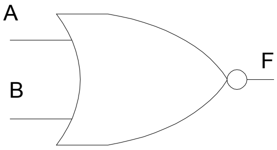
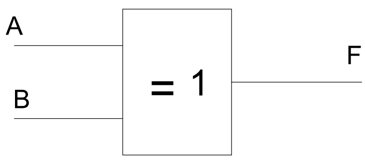
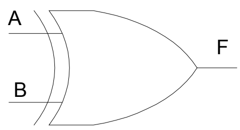
Soit le schéma à contacts suivant :



La lampe L est à l'état 1 si, et seulement si, les deux variables $\overline{a}$ et $\overline{b}$ sont à l'état 0 (non actionnées).

Conclusion : La sortie est à l'état 1 si, et seulement si, toutes les entrées sont à l'état 0.

II- Symbolisation

	Symboles	
Fonction	**NFC03-212**	**Américain**
OUI : $F = A$		
NON : $F = \overline{A}$		
ET : $F = A \bullet B$ (AND)		
OU : $F = A + B$ (OR)		
NON ET : $F = \overline{A \bullet B}$ (NAND)		
NON OU : $F = \overline{A + B}$ (NOR)		
OU exclusif : $F = A \oplus B$		

III- Tableau des combinaisons

Une fonction F peut dépendre de n variables d'entrées.

⇨ 2^n combinaisons possibles de ces n variables d'entrées.

On peut construire un tableau de ces combinaisons comportant autant de colonnes que de variables d'entrées et autant de lignes que de combinaisons.

Pour le remplir, il suffit d'écrire pour chaque ligne l'équivalent binaire des nombres décimaux à compter de 0 à $(2^n - 1)$.

Exemple :

a) 2 variables A et B ⇨ $2^2 = 4$ combinaisons à compter de 0 à 3.

A	B	
0	0	→ L'équivalent binaire de 0
0	1	→ L'équivalent binaire de 1
1	0	→ L'équivalent binaire de 2
1	1	→ L'équivalent binaire de 3

b) 3 variables A, B et C ⇨ $2^3 = 8$ combinaisons à compter de 0 à 7.

	A	B	C
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

IV- Tables de vérité

On appelle table de vérité, un tableau qui indique pour chacune des combinaisons possibles des variables d'entrée la valeur de la variable de sortie.

Exemples :

A/ Fonction OUI :

A	F
0	0
1	1

B/ Fonction NON :

F	A
0	1
1	0

C/ Fonction ET à 2 variables :

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

D/ Fonction OU à 2 variables :

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

E/ Fonction OU EXCLUSIF à 2 variables :

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

F/ Fonction NON ET à 2 variables :

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

G/ Fonction NON OU à 2 variables :

A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

OBJECTIF : N°3 **DURÉE :** 60 min.

- Objectif poursuivi : Expliquer les fonctions logiques de base ainsi que leur table de vérité.

- Description sommaire de l'activité :

- Le stagiaire doit : réaliser de schémas à contacts pour expliquer les fonctions de base telles que OUI, NON, ET, OU, OU exclusif, NON ET, NON OU et établir le tableau des combinaisons ainsi que leur table de vérité.

- Lieu de l'activité : Atelier d'Électricité.

- Liste du matériel requis :

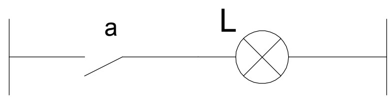
- 2 commutateurs va et vient C6;
- Une lampe 220V, 60W;
- Une source d'alimentation 220V AC;
- 2 interrupteurs C1.

- Directives particulières : - Le travail se fait en équipe de 2 stagiaires pour l'exercice 4.

OBJECTIF : N°3 **DURÉE :** 60 min.

Exercice 1 :

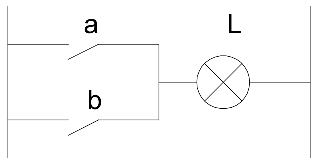
Soit le schéma à contacts suivant :



1. Réaliser le montage.
2. Distinguer les entrées et les sorties de ce montage.
3. Dresser le tableau de combinaisons correspondant.
4. Réaliser chacune de ces combinaisons et noter l'état de la sortie.
5. Dresser donc la table de vérité correspondante.

Exercice 2 :

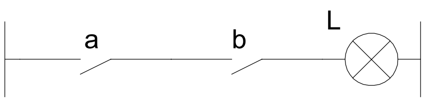
Soit le schéma à contacts suivant :



Mêmes questions que l'exercice 1.

Exercice 3 :

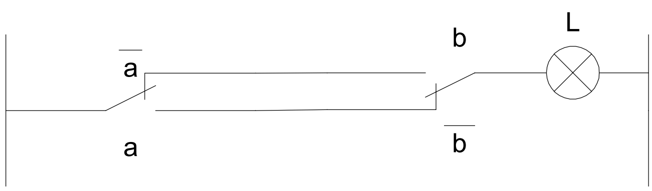
Soit le schéma à contacts suivant :



Mêmes questions que l'exercice 1.

Exercice 4 :

Soit le schéma à contacts suivant :



Mêmes questions que l'exercice 1.

OBJECTIF : C **DURÉE :** 1h 30min.

- Objectif poursuivi : Établir les tables de vérité d'un circuit**.**

- Description sommaire du contenu :

Ce résumé théorique permet au stagiaire de construire selon les règles prescrites les tables de vérité d'un circuit avec exactitude des résultats et d'établir les équations logiques correspondantes.

- Lieu de l'activité : Salle de cours .

- Directives particulières :

OBJECTIF : C **DURÉE :** 1h 30 min.

I –Règles de construction

La table de vérité est une compilation, sous forme de tableau, de tous les états logiques de la sortie en fonction des états logiques des entrées.

Les étapes à suivre pour construire une table de vérité :

- Écrire, sur une première ligne, le nom des variables d'entrées et celui de variable de sortie;
- Diviser le tableau en un nombre de colonnes égal au total des entrées et de la sortie;
- Déterminer le nombre de combinaisons possibles à l'aide des variables d'entrée : soit $2^{\text{nombre d'entrée}}$
- Tracer des lignes horizontales en un nombre égal au nombre de combinaisons possibles;
- Remplir chaque ligne par une combinaisons possible des variables d'entrée : ça revient à compter en binaire de 0 à ($2^n - 1$);
- Inscrire, dans la colonne « sortie », la valeur de la fonction pour chaque combinaison.

Exemple : Soit $S = A \bullet B + B \bullet C \Rightarrow$ table de vérité à 3 variables d'entrée.

A	**B**	**C**	**S**
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

II- Écriture d'une équation à partir d'une table de vérité

Il existe 2 méthodes :

2-1 Produit de sommes :

On considère les lignes de la table de vérité dont la sortie est à l'état logique « 0 » sous forme d'une somme logique « OU ».
Les parties d'équation ainsi obtenues peuvent être réunies par le produit logique « ET ».

Exemples :

1- Soit la table de vérité suivante à 2 variables :

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

1E ligne : $(A+B)$

4e ligne : $(\overline{A}+\overline{B})$

$\Rightarrow$ équation : $S=(\overline{A}+\overline{B})\bullet(A+B)$

2- Soit la table de vérité suivant à 3 variables :

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

2e ligne : $(A+B+\overline{C})$

4e ligne : $(A+\overline{B}+\overline{C})$

7e ligne : $(\overline{A}+\overline{B}+C)$

$\Rightarrow$ équation :

$S=(\overline{A}+\overline{B}+C)\bullet(A+\overline{B}+\overline{C})\bullet(A+B+\overline{C})$

Remarque :

Variable = 1 $\Rightarrow$ $\overline{\text{Variable}}$
Variable = 0 $\Rightarrow$ Variable

2-2 Somme de produits :

On considère les lignes de la table de vérité dont la sortie est à l'état logique « 1 » sous forme d'un produit logique « ET ».
Les parties d'équation ainsi obtenues peuvent être réunies par la somme logique « OU ».

Exemples :

1.

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

2e ligne : $(\overline{A}\bullet B)$

3e ligne : $(A\bullet\overline{B})$

$\Rightarrow$ L'équation : $S=(\overline{A}\bullet B)+(A\cdot\overline{B})$

2.

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

1[e]ligne : $\left(\overline{A}\bullet\overline{B}\bullet\overline{C}\right)$

3[e]ligne : $\left(\overline{A}\bullet B\bullet\overline{C}\right)$

5[e]ligne : $\left(A\bullet\overline{B}\bullet\overline{C}\right)$

6[e]ligne : $\left(A\bullet\overline{B}\bullet C\right)$

8[e]ligne : $\left(A\bullet B\bullet C\right)$

$\Longrightarrow$ l'équation :

$$S=\left(\overline{A}\bullet\overline{B}\bullet\overline{C}\right)+\left(\overline{A}\bullet B\bullet\overline{C}\right)+\left(A\bullet\overline{B}\bullet\overline{C}\right)+\left(A\bullet\overline{B}\bullet C\right)+\left(A\bullet B\bullet C\right)$$

III <u>Équivalence entre le résultat d'un produit de sommes est égal à celui d'une somme de produits</u>

Le résultat d'un produit de sommes est égal à celui d'une somme de produits.

<u>Exemple</u> :

A	B	S
0	0	0
0	1	1
1	0	0
1	1	1

Somme de produits $\Longrightarrow$ $S=\overline{A}\bullet B+A\bullet B$ (1)

Produit de sommes $\Longrightarrow$ $S=\left(A+B\right)\bullet\left(\overline{A}+B\right)$ (2)

Preuve de l'égalité de ces deux équations (1) et (2) :

(1) $\Longrightarrow$ $S=\overline{A}\bullet B+A\bullet B$

$=\left(\overline{A}+A\right)\bullet B$ (Distributivité L_5)

$=1\bullet B$ (T_8 : Complémentarité)

= B (T_3 : Élément neutre)

<u>ou bien</u> : $S=\overline{A}\bullet B+A\bullet B$

= B (L_9 : Expansion)

(2) $\Longrightarrow$ $S = (A + B) \bullet (\overline{A} + B)$

$= B$ (L_{10} : Expansion)

ou bien :

$S = (A + B) \bullet (\overline{A} + B)$

$= A \bullet \overline{A} + A \bullet B + \overline{A} \bullet B + B \bullet B$ (Distributivité L_6)

$= 0 + A \bullet B + \overline{A} \bullet B + B$ (T_7, T_5)

$= B + B$ (L_9 : Expansion)

$= B$ (T_6 : Idempotence)

OBJECTIF : C **DURÉE :** 60 min.

- Objectif poursuivi : Établir de tables de vérité d'un circuit.

- Description sommaire de l'activité :

- Le stagiaire doit construire selon des règles prescrites les tables de vérité d'un circuit, et d'établir les équations logiques correspondantes avec exactitude des résultat en effectuant les exercices qui suivent.

- Lieu de l'activité : Salle de cours.

- Liste du matériel requis :

- Directives particulières :

OBJECTIF : C **DURÉE :** 60 min.

Exercice 1

Construire les tables de vérité des équations suivantes :

a) $S = A \bullet \overline{B}$ b) $S = \overline{A} + B$

c) $S = \overline{A} \bullet (B + C)$ d) $S = A + \left(\overline{B} \bullet \overline{C} \right)$

Exercice 2

A partir des tables de vérité suivantes, écrire l'équation à l'aide de la méthode de la somme de produits et celle du produit de sommes.

a)

A	B	S
0	0	1
0	1	0
1	0	1
1	1	1

Somme de produits :

Produit de sommes :

b)

A	B	C
0	0	1
0	1	0
1	0	0
1	1	1

Somme de produits :

Produit de sommes :

c)

A	B	C	S
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

Somme de produits :

Produit de sommes :

Exercice 3

A partir de la description du circuit, établir la table de vérité correspondante et établir son équation logique en choisissant le type d'écriture (S. O. P. ou P. OS.)

a) Une lampe éclaire si on agit sur un bouton poussoir A ou si on agit sur un bouton poussoir B. Elle n'éclaire pas s'il n'y a pas d'action ni sur A ni sur B, ou s'il y a action à la fois sur A et sur B.

b) Une perceuse peut fonctionner (c-à-d que l'on peut mettre son moteur en marche) dans les seuls cas suivants :

- S'il y a une pièce, dans un étau et si cet étau est serré.
- S'il n'y a pas de pièce, étau serré ou non.

c) Le système de commande de l'ouverture de la porte du garage d'un hôtel :

- Pour l'entrée dans le garage : avec l'autorisation d'entrée délivrée depuis son bureau, par le réceptionniste et la demande de l'accès du client, le système d'ouverture de la porte est actionné.
- Pour la sortie du garage : seul la demande de sortie du client est nécessaire pour ouvrir la porte.

OBJECTIF : D **DURÉE :** 4 H

- Objectif poursuivi : Réduire des équations par la méthode de Karnaugh.

- Description sommaire de l'activité :

- Le stagiaire doit : réduire des équations logiques par la méthode de Karnaugh en utilisant un regroupement optimal des variables.

- Lieu de l'activité : Salle de cours.

- Liste du matériel requis :

- Directives particulières :

OBJECTIF : D **DURÉE :** 4 H

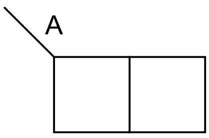
I- Transposition d’une équation logique dans un diagramme de Karnaugh

1-1 Diagramme de Karnaugh

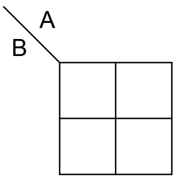
C’est un diagramme qui reprend les indications de la table de vérité pour les mettre sous une autre forme. Le nombre de cases est égal au nombre de lignes de la table de vérité, ou encore au nombre de combinaisons des variables d’entrée.

Exemples :

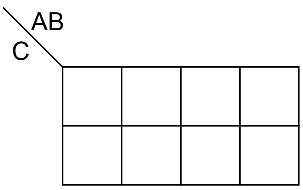
a) 1 variable d’entrée A $\Rightarrow$ 2^1 combinaisons = 2 cases.



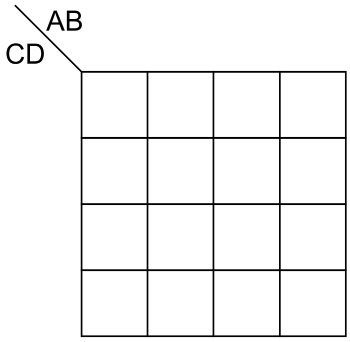
b) 2 variables d’entrée A et B $\Rightarrow$ 2^2 combinaisons = 4 cases.



c) 3 variables d’entrée A, B, et C $\Rightarrow$ 2^3 combinaisons = 8 cases.



d) 4 variables d’entrée A. B. C. et D $\Rightarrow$ 2^4 combinaisons = 16 cases.



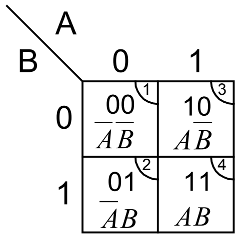
1-2 Disposition des combinaisons à l'intérieur du diagramme de Karnaugh

Pour pouvoir simplifier par suite l'équation à partir du diagramme de Karnaugh, il faut qu'une seule variable change d'état pour deux cases adjacentes. On utilise donc le code Gray au lieu du code binaire.

Exemples :

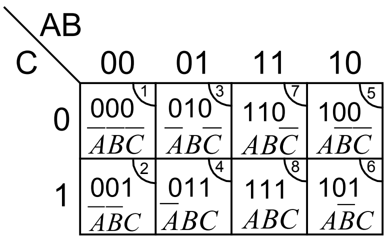
1.

	A	B	S
1-	0	0	
2-	0	1	
3-	1	0	
4-	1	1	



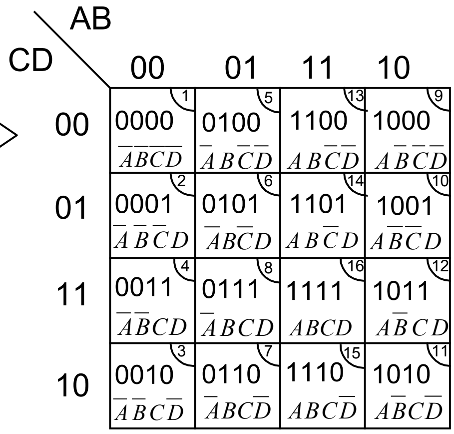
2.

	A	B	C	S
1-	0	0	0	
2-	0	0	1	
3-	0	1	0	
4-	0	1	1	
5-	1	0	0	
6-	1	0	1	
7-	1	1	0	
8-	1	1	1	



3.

	A	B	C	D	S
1-	0	0	0	0	
2-	0	0	0	1	
3-	0	0	1	0	
4-	0	0	1	1	
5-	0	1	0	0	
6-	0	1	0	1	
7-	0	1	1	0	
8-	0	1	1	1	
9-	1	0	0	0	
10-	1	0	0	1	
11-	1	0	1	0	
12-	1	0	1	1	
13-	1	1	0	0	
14-	1	1	0	1	
15-	1	1	1	0	
16-	1	1	1	1	



1-3 Transposition d’une équation logique dans un diagramme de Karnaugh

Exemples :

a/ Soit l’équation : $S = A + B$

- Table de vérité

	A	B	S
1	0	0	0
2	0	1	1
3	1	0	1
4	1	1	1

- Diagramme de Karnaugh

B \ A	0	1
0	(1) 0	(3) 1
1	(2) 1	(4) 1

b/ Soit l’équation : $S = A \bullet \overline{C} + B \bullet \overline{C}$

- Table de vérité

	A	B	C	S
1	0	0	0	0
2	0	0	1	0
3	0	1	0	1
4	0	1	1	0
5	1	0	0	1
6	1	0	1	0
7	1	1	0	1
8	1	1	1	0

- Diagramme de Karnaugh

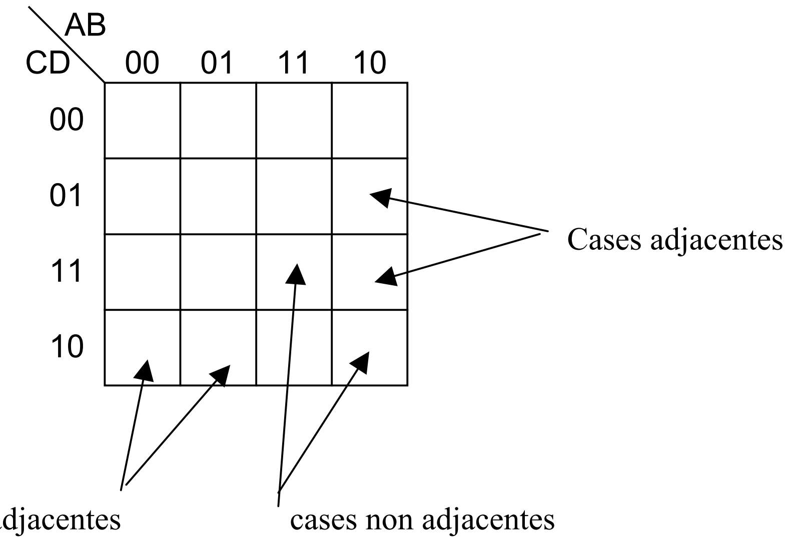
C \ AB	00	01	11	10
0	(1) 0	(3) 1	(7) 1	(5) 1
1	(2) 0	(4) 0	(8) 0	(6) 0

II – Simplification d’une équation par le diagramme de Karnaugh

2.1 Cases adjacentes

Deux cases sont adjacentes lorsqu’elles sont situées côte à côte, que ce soit à l’horizontale ou à la verticale. De plus, une seule variable doit changer d’état pour que deux cases soient considérées comme adjacentes.

Exemples :



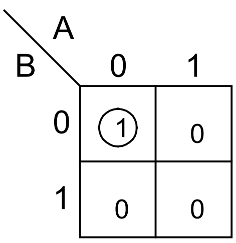
2.2 Règles de regroupement

Le regroupement des cases adjacentes permet de réduire une équation logique le plus simplement possible. Pour ce faire, certaines règles doivent être respectées :

Règle 1 : Le regroupement des cases adjacentes doit se faire par puissance de deux : $2^0, 2^1, 2^2, 2^3, \ldots (1, 2, 4, 8 \ldots)$

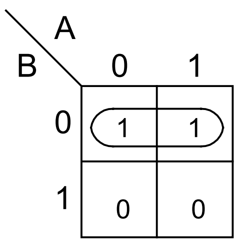
Exemples :

a)



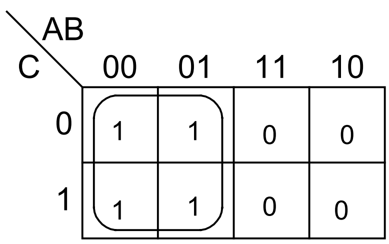
case unique

b)



groupement de deux

c)



groupement de quatre

d)

CD \ AB	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	0	1	1	0
10	0	1	1	0

groupement de huit

<u>Règle 2</u> : Les cases appartenant au même groupement doivent avoir la même valeur binaire de la variable de sortie. (voir les exemples précédents).

<u>Règle 3</u> : La longue et la hauteur des groupement doivent être des puissances de deux.

<u>Exemple</u> :

CD \ AB	00	01	11	10
00	1	0	0	0
01	1	0	0	0
11	1	0	1	1
10	1	0	1	1

2^2 ou 4

2^0 ou 1 $\qquad$ 2^1 ou 2

<u>Règles 4</u> : Les regroupements de quatre casses ou plus doivent être disposés symétriquement par rapport à l'un des axes du diagramme.

<u>Exemples</u> :

<u>A faire</u>

CD \ AB	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	0	1	1	0
10	0	1	1	0

A <u>ne pas faire</u>

CD \ AB	00	01	11	10
00	0	1	1	1
01	0	1	1	1
11	0	1	1	0
10	0	0	0	0

<u>Règles 5</u> : Les cases des extrémités de gauche peuvent être regroupées avec celles de droite, avec celles des bords haut ou encore avec celles du bas.

<u>Exemples</u> :

a)

CD \ AB	00	01	11	10
00	0	0	1	1
01	0	0	0	0
11	0	0	0	0
10	0	0	1	1

b)

CD \ AB	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	1	0	0	1
10	1	0	0	1

Règle 6 : Les quatre cases des 4 coins d'un diagramme de Karnaugh peuvent être regroupées.

Exemples :

A faire

CD \ AB	00	01	11	10
00	1	0	0	1
01	0	0	0	0
11	0	0	0	0
10	1	0	0	1

A ne pas faire

CD \ AB	00	01	11	10
00	1	0	0	0
01	0	0	0	0
11	0	0	0	0
10	0	0	0	1

III –Écriture des équations à partir de regroupement

A/ Somme de produits

Chaque regroupement de 1 donne le produit logique des variables d'entrée qui n'ont pas changé d'état. L'ensemble de ces regroupements est une somme logique.

Règle : B = 1 $\Longrightarrow$ On la représente par B ;
B = 0 $\Longrightarrow$ On la représente par $\overline{B}$.

Exemples :

a)

groupement 2

CD \ AB	00	01	11	10
00	0	1	1	0
01	1	1	1	1
11	0	0	0	0
10	1	0	0	0

groupement 1

groupement 3

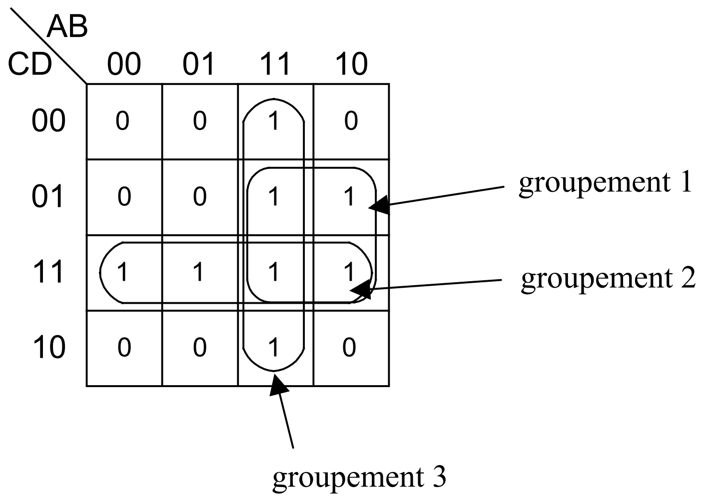
<u>Groupement 1</u> : A et B changent d'état
C = 0 et D = 1 ne changent pas d'état ⟹ L'équation du groupement : $\overline{C}\bullet D$

<u>Groupement 2</u> : A et D changent d'état
B = 1 et C = 0 ne changent pas d'état ⟹ L'équation du groupement : $B\bullet\overline{C}$

<u>Groupement 3</u> : A = 0, B = 0, C = 1 et D = 0
ne change pas d'état ⟹ L'équation du groupement : $\overline{A}\bullet\overline{B}\bullet C\bullet\overline{D}$

<u>D'où</u> l'équation finale : $S=\overline{C}\bullet D+B\bullet\overline{C}+\overline{A}\bullet\overline{B}\bullet C\bullet\overline{D}$

b)



<u>Groupement 1</u> : $A\bullet D$

<u>Groupement 2</u> : $C\bullet D$

<u>Groupement 3</u> : $A\bullet B$

⟹ $S=A\bullet D+C\bullet D+A\bullet B$

B/ <u>Produit de sommes</u>

Chaque regroupement de 0 donne la somme logique des variables d'entrée qui n'ont pas changé d'état. L'ensemble de ces regroupements est un produit logique.

Règle : B = 1 $\Longrightarrow$ On la représente par $\overline{B}$;
B = 0 $\Longrightarrow$ On le représente par B.

Exemples :

a/

CD \ AB	00	01	11	10
00	0	1	0	1
01	0	1	0	1
11	0	1	0	1
10	0	1	0	1

groupement 1 groupement 2

Groupement 1 : A, B ne changent pas d'état (A = 0, B = 0)

C et D changent d'état

$\Longrightarrow$ L'équation du groupement : $A+B$

Groupement 2 : A, B ne changent pas l'état (A = 1, B = 1)

C et D changent

$\Longrightarrow$ L'équation du groupement : $\overline{A}+\overline{B}$

D'où l'équation finale : $S=(A+B)\bullet(\overline{A}+\overline{B})$

b/

CD \ AB	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11	1	1	1	1
10	1	0	0	1

<u>Un seul groupement</u> : A change d'état

B, C et D ne changent pas d'état
(B = 1, C = 1, D = 0)

$\Rightarrow$ L'équation ~~du~~ groupement : $\overline{B}+\overline{C}+D$

D'où l'équation finale : $S=\overline{B}+\overline{C}+D$

OBJECTIF : D **DURÉE :** 4 H

- Objectif poursuivi : Réduire des équations par la méthode de Karnaugh.

- Description sommaire de l'activité :

- Le stagiaire doit : réduire des équations logiques par la méthode de Karnaugh en utilisant un regroupement optimal des variables.

- Lieu de l'activité : Salle de cours.

- Liste du matériel requis :

- Directives particulières :

OBJECTIF : D **DURÉE :** 4 H

Ex 1 : Élaborer des diagrammes de Karnaugh à la droite des tables de vérité qui suivent :

A/

A	B	S
0	0	1
0	1	1
1	0	0
1	1	1

B/

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

C/

A	B	C	S
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

<u>Ex 2</u> : Établir le diagramme de Karnaugh correspondant à l'équation suivant :

$$S = A \bullet \overline{C} + \overline{A} \bullet B + \overline{A} \bullet \overline{B} \bullet \overline{C}$$

<u>Ex 3</u> : Écrire les équations correspondants aux regroupements de cases des diagrammes de Karnaugh suivants :

a/

CD \ AB	00	01	11	10
00	1	1	0	0
01	0	0	0	0
11	0	0	1	1
10	0	0	0	0

S=

b/

B \ A	0	1
0	0	1
1	0	1

S=

c/

B \ A	0	1
0	1	1
1	0	1

S=

d/

B \ A	0	1
0	1	0
1	0	1

S=

e/

B \ A	0	1
0	1	1
1	0	0

S=

f/

C \ AB	00	01	11	10
0	1	1	1	1
1	0	1	1	0

S=

g/

C \ AB	00	01	11	10
0	1	0	1	1
1	1	0	0	0

S=

h/

C \ AB	00	01	11	10
0	0	0	0	1
1	1	0	0	1

S=

i/

C \ AB	00	01	11	10
0	1	0	0	1
1	1	0	1	1

S=

j/

CD \ AB	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	1	1	1	1
10	0	0	0	0

S=

k/

CD \ AB	00	01	11	10
00	1	1	0	1
01	1	1	0	1
11	1	0	0	0
10	1	0	0	0

S=

l/

CD \ AB	00	01	11	10
00	0	1	0	0
01	1	1	0	1
11	1	1	0	1
10	0	1	0	0

S=

Ex 4 : A partir des diagrammes de Karnaugh suivant, effectuer les regroupements et écrire l'équation logique correspondante :

a/

B \ A	0	1
0	0	1
1	1	0

S=

b/

C \ AB	00	01	11	10
0	1	1	0	0
1	0	1	1	0

S=

c/

C \ AB	00	01	11	10
0	1	0	1	0
1	1	0	0	0

S=

d/

C \ AB	00	01	11	10
0	0	1	1	0
1	1	0	0	1

S=

e/

C \ AB	00	01	11	10
0	1	1	0	0
1	1	1	0	1

S=

f/

CD \ AB	00	01	11	10
00	1	1	0	0
01	1	1	1	1
11	1	1	1	1
10	0	0	0	0

S=

g/

CD \ AB	00	01	11	10
00	0	1	0	0
01	0	1	1	1
11	0	1	1	1
10	1	1	1	1

S=

h/

CD \ AB	00	01	11	10
00	1	1	0	1
01	1	0	1	1
11	1	0	0	0
10	0	0	0	1

S=

i/

CD \ AB	00	01	11	10
00	0	0	1	1
01	1	0	0	1
11	1	0	0	1
10	0	0	1	1

S=

<u>Ex 4</u> : Pour chacune des équations logiques suivantes, établir le diagramme de Karnaugh. Effectuer les regroupements et écrire l'équation logique simplifiée correspondante.

a) $S=\overline{A}\bullet\overline{B}\bullet\overline{C}+\overline{A}\bullet B\bullet\overline{C}+\overline{A}\bullet B\bullet C+A\bullet B\bullet C$

b) $S=\overline{A}\bullet\overline{B}\bullet\overline{C}\bullet D+\overline{A}\bullet B\bullet\overline{C}\bullet D+A\bullet B\bullet\overline{C}\bullet D+A\bullet\overline{B}\bullet\overline{C}\bullet\overline{D}+A\bullet\overline{B}\bullet C\bullet\overline{D}+A\bullet\overline{B}\bullet\overline{C}\bullet D+A\bullet\overline{B}\bullet C\bullet D$

c) $S=A\bullet\overline{B}+\overline{A}\bullet\overline{B}+A\bullet B$

OBJECTIF : E **DURÉE :** 180 min.

- Objectif poursuivi : Traduire des équations en schémas.

- Description sommaire du contenu :

- Ce résumé théorique permet au stagiaire de traduire des équations en schémas clairs avec conformité du schéma avec l'équation.

- Lieu de l'activité : Salle du cours.

- Directives particulières :

OBJECTIF : E **DURÉE :** 180 min.

I- Schémas logiques : Généralités

Un schéma logique est la représentation graphique de l'équation d'une ou plusieurs variables de sortie grâce aux opérateurs de base vus précédemment (ojectif3).

On distingue 3 types de schémas logiques :

- Le 1^er^ type comprend des opérateurs NON, ET, OU;
- Le 2^éme^ type ne comprend que des opérateurs NON ET (NAND);
- Le 3^éme^ type ne comprend que des opérateurs NON OU (NOR).

II- Différents types de schémas logiques

2-1 Schéma logique comprenant des opérateur NON, ET,OU

Pour traduire une équation en schéma logique avec ces opérateurs, il faut :

- Déterminer le nombre d'opérateurs NON➔compter le nombre des variables complimentées.

- Déterminer le nombre d'opérateurs ET ➔ compter le nombre de groupes de produits logiques et déduire le nombre d'entrées nécessaires sur chaque opérateur.

- Déterminer le nombre d'opérateur OU ➔ compter le nombre de groupes de sommes logiques et déduire le nombre d'entrées nécessaires sur chaque opérateur.

- Relier les différents opérateurs de base.

Exemples :

a) $R_1 = B_1 \bullet B_2 \bullet \overline{B_3} + B_4 \bullet \overline{B_1} \bullet B_5 + \overline{B_4} \bullet B_2 \bullet \overline{B_3}$

- Nombre d'opérateurs NON : 4;
- Nombre d'opérateurs ET : 3 à 3 entrées;
- Nombre d'opérateurs OU : 1à 3 entrées.

$\Longrightarrow$ $R_1 = \left(B_1 \bullet B_2 \bullet \overline{B_3}\right) + \left(B_4 \bullet \overline{B_1} \bullet B_5\right) + \left(\overline{B_4} \bullet B_2 \bullet \overline{B_3}\right)$

$\downarrow \quad \downarrow \quad \downarrow \quad \downarrow$

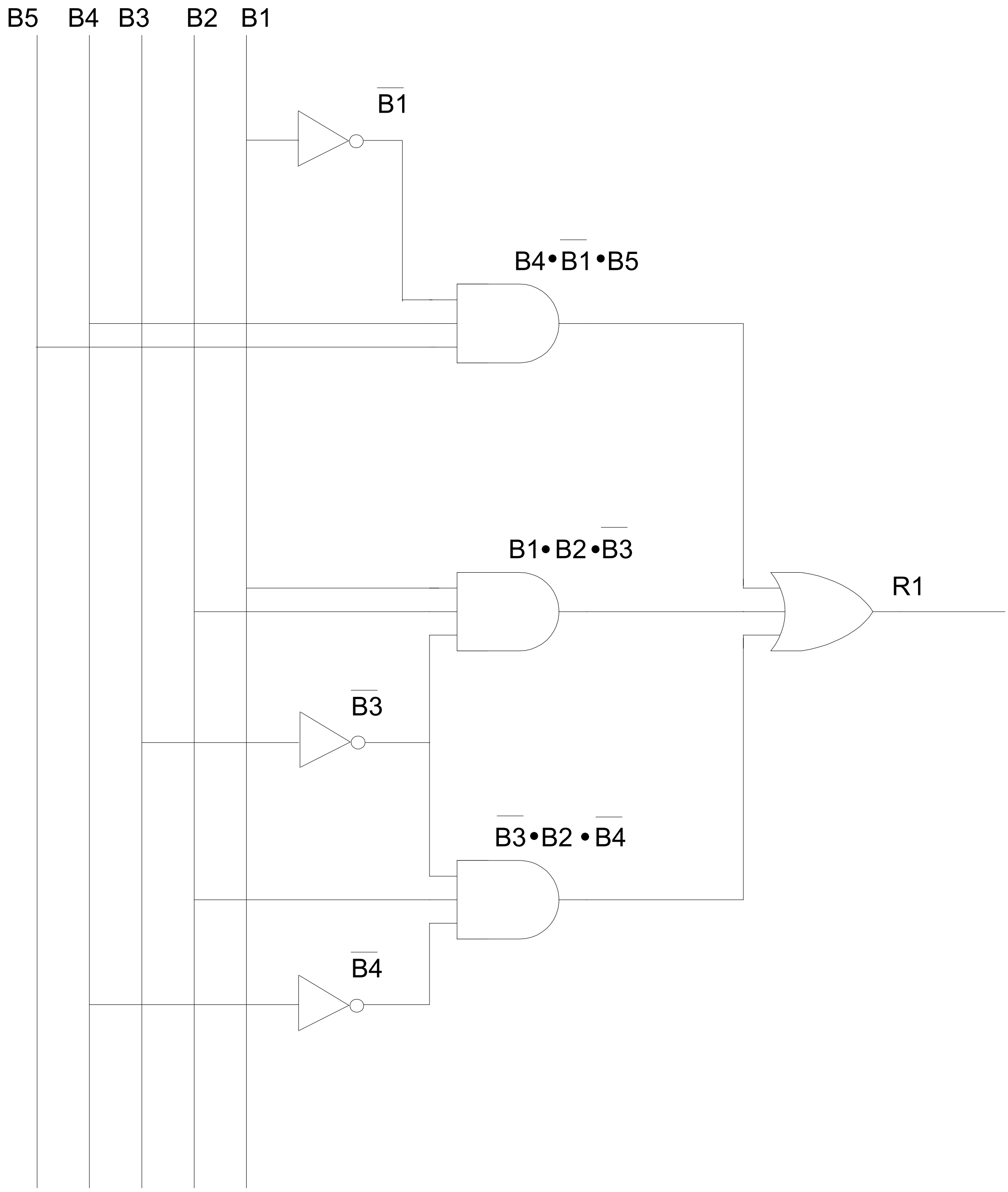
$\underbrace{\dots\dots}_{NON} \quad \underbrace{\dots\dots}_{NON} \quad \underbrace{\dots\dots}_{NON} \quad \underbrace{\dots\dots}_{NON}$

$\underbrace{\dots\dots\dots\dots}_{ET} \quad \underbrace{\dots\dots\dots\dots}_{ET} \quad \underbrace{\dots\dots\dots\dots}_{ET}$

$\underbrace{\dots\dots\dots\dots\dots\dots\dots\dots\dots\dots\dots\dots\dots\dots}_{OU}$

L'équation comporte deux fois $\overline{B_3}$; pour les obtenir, il suffit d'utiliser un seul opérateur NON , d'où 3 opérateurs NON au lieu de 4.

Schéma logique :



b) $R_1 = B_1 \bullet \overline{B_2} \bullet (B_3 + B_4) + B_5 \bullet (B_3 + B_4 + B_1)$

- Nombre d'opérateurs NON : 1;
- Nombre d'opérateurs OU : 3;
- Nombre d'opérateurs ET : 2.

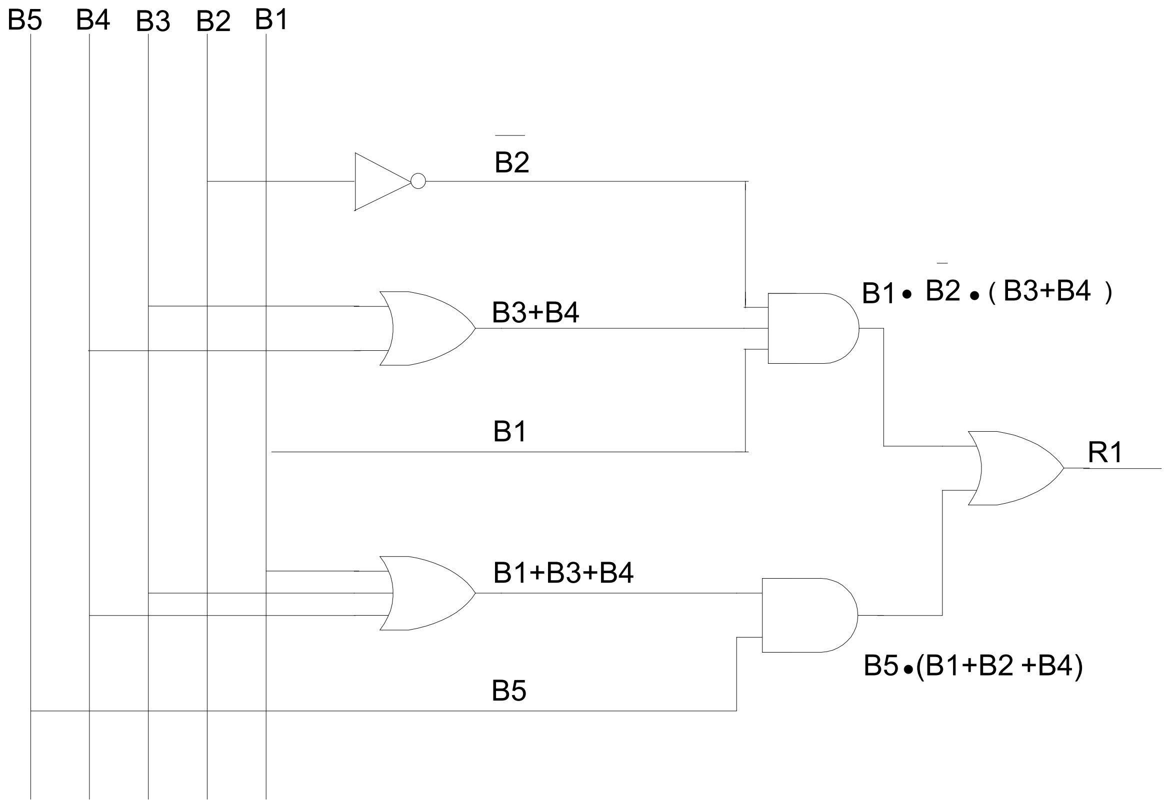
$\Longrightarrow \quad R_1 = B_1 \bullet \overline{B_2} \bullet (B_3 + B_4) + B_5 \bullet (B_3 + B_4 + B_1)$

$$\underbrace{\ldots\ldots}_{NON} \quad \underbrace{\ldots\ldots\ldots}_{OU} \qquad \underbrace{\ldots\ldots\ldots\ldots\ldots}_{OU}$$

$$\underbrace{\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots}_{ET} \quad \underbrace{\ldots\ldots\ldots\ldots\ldots\ldots\ldots}_{ET}$$

$$\underbrace{\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots}_{OU}$$

<u>Schéma logique</u>



2-2 Schéma logique ne comprenant que des opérateurs NON ET

Pour réaliser ce schéma, il faut les deux conditions suivantes :

- l'équation ne doit comporter que des ET logiques $\Longrightarrow$ transformer l'équation en appliquant les théorèmes de De Morgan.
- l'équation doit être entièrement recouverte par une barre $\Longrightarrow$ utiliser les propriétés de la négation $S=\overline{\overline{S}}$.

Exemples :

a) $R_1=B_1\bullet B_2\bullet \overline{B_3}+B_4\bullet \overline{B_1}\bullet B_5+\overline{B_4}\bullet B_2\bullet \overline{B_3}$

Transformation des OU logiques en ET logique en appliquant le théorème de De Morgan :

$$R_1=\overline{\overline{R_1}}=\overline{\overline{B_1\bullet B_2\bullet \overline{B_3}+B_4\bullet \overline{B_1}\bullet B_5+\overline{B_4}\bullet B_2\bullet \overline{B_3}}}=\overline{\overline{B_1\bullet B_2\bullet \overline{B_3}}\bullet\overline{B_4\bullet \overline{B_1}\bullet B_5}\bullet\overline{\overline{B_4}\bullet B_2\bullet \overline{B_3}}}$$

Il y a huit barres $\Longrightarrow$ 8 opérateurs NON ET.

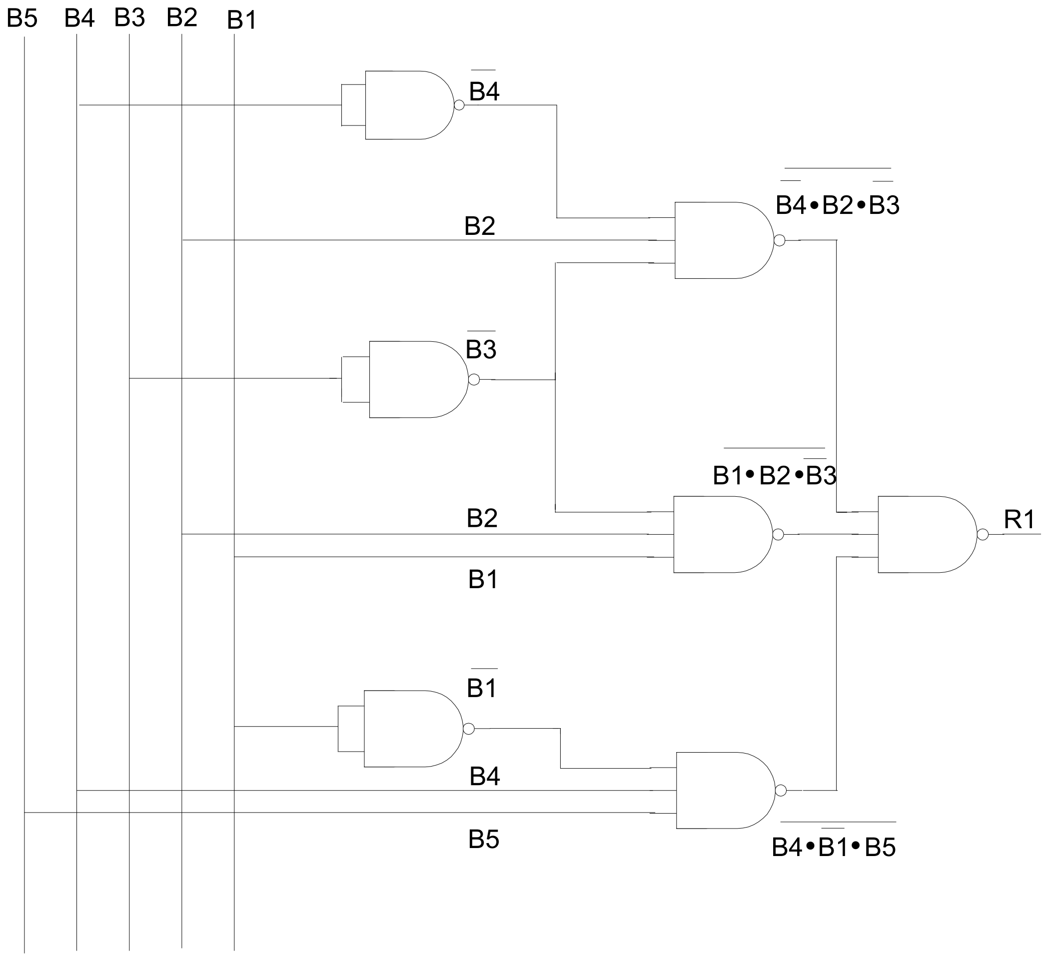
$$R_1=\overline{\overline{B_1\bullet B_2\bullet \overline{B_3}}\bullet\overline{B_4\bullet \overline{B_1}\bullet B_5}\bullet\overline{\overline{B_4}\bullet B_2\bullet \overline{B_3}}}$$

$\underbrace{\cdots}_{NON\ ET}$ $\underbrace{\cdots}_{NON\ ET}$ $\underbrace{\cdots}_{NON\ ET}$ $\underbrace{\cdots}_{NON\ ET}$

$\underbrace{\cdots\cdots}_{NON\ ET}$ $\underbrace{\cdots\cdots}_{NON\ ET}$ $\underbrace{\cdots\cdots}_{NON\ ET}$

$\underbrace{\cdots\cdots\cdots\cdots\cdots\cdots}_{NON\ ET}$

Schéma logique



b) $R_1 = B_1 \bullet \overline{B_2} \bullet \left(B_3 + B_4\right) + B_5 \bullet \left(B_3 + B_4 + B_1\right)$

Transformation :

$$R_1 = B_1 \bullet \overline{B_2} \bullet \left(\overline{\overline{B_3 + B_4}}\right) + B_5 \bullet \left(\overline{\overline{B_3 + B_4 + B_1}}\right)$$

$$R_1 = B_1 \bullet \overline{B_2} \bullet \left(\overline{\overline{B_3} \bullet \overline{B_4}}\right) + B_5 \bullet \left(\overline{\overline{B_3} \bullet \overline{B_4} \bullet \overline{B_1}}\right)$$

$$R_1 = \overline{\overline{R_1}} = \overline{\overline{B_1 \bullet \overline{B_2} \bullet \left(\overline{\overline{B_3} \bullet \overline{B_4}}\right) + B_5 \bullet \left(\overline{\overline{B_3} \bullet \overline{B_4} \bullet \overline{B_1}}\right)}}$$

$$R_1 = \overline{\overline{B_1 \bullet \overline{B_2} \left(\overline{\overline{B_3} \bullet \overline{B_4}}\right)} \bullet \overline{B_5 \bullet \left(\overline{\overline{B_3} \bullet \overline{B_4} \bullet \overline{B_1}}\right)}}$$

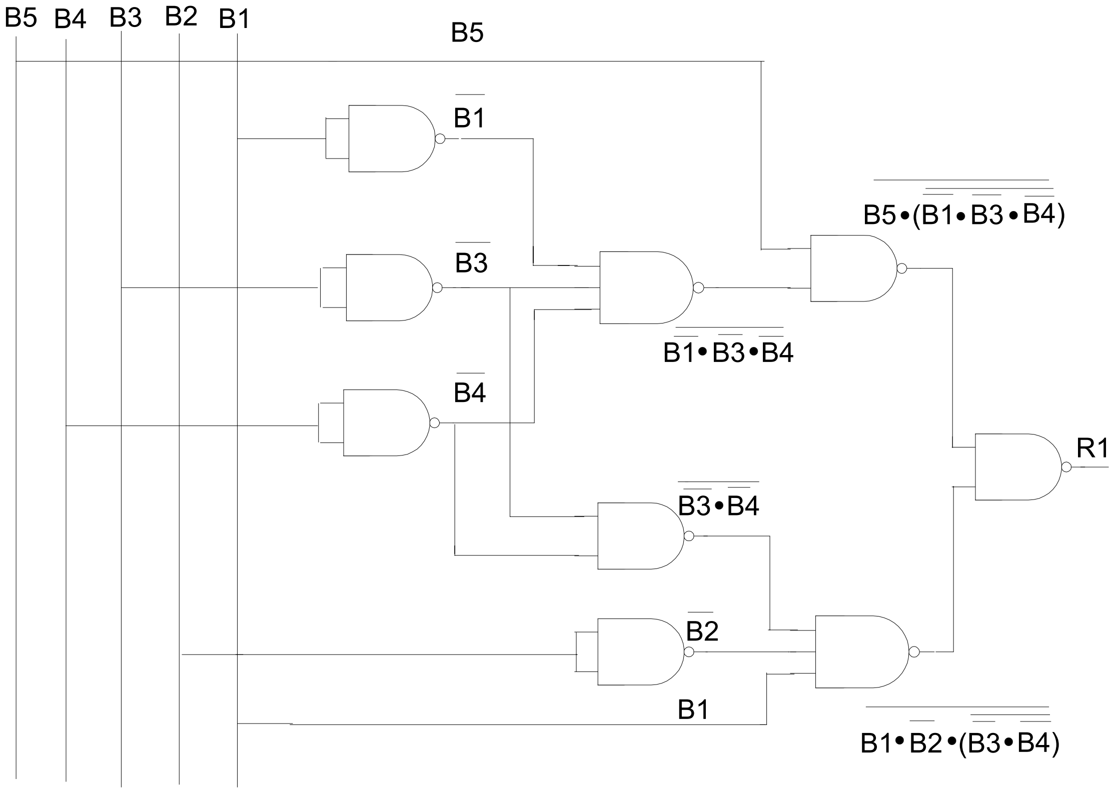
NON ET NON ET NON ET NON ET NON ET

$\underbrace{\dots}_{NON\ ET}$ $\underbrace{\dots\dots}_{NON\ ET}$ $\underbrace{\dots\dots}_{NON\ ET}$

$\underbrace{\dots\dots\dots\dots}_{NON\ ET}$ $\underbrace{\dots\dots\dots\dots}_{NON\ ET}$

$\underbrace{\dots\dots\dots\dots\dots\dots\dots\dots}_{NON\ ET}$

Schéma logique



2-3 Schéma logique ne comprenant que des opérateurs NON OU

Pour réaliser ce schéma il faut les deux conditions suivantes :

- l'équation ne doit comporter que des ou logiques ⟹ transformer l'équation en appliquant les théorèmes de Morgan.
- l'équation doit être entièrement recouverte par une barre ⟹ utiliser les propriétés de la négation : $S = \overline{\overline{S}}$

Exemples :

a) $R_1 = B_1 \bullet B_2 \bullet \overline{B_3} + B_4 \bullet \overline{B_1} \bullet B_5 + \overline{B_5} \bullet B_2 \bullet \overline{B_3}$

$$R_1=\overline{\overline{B_1\bullet B_2\bullet \overline{B_3}}}+\overline{\overline{B_4\bullet \overline{B_1}\bullet B_5}}+\overline{\overline{\overline{B_4}\bullet B_2\bullet \overline{B_3}}}$$

$$R_1=\overline{\overline{B_1}+\overline{B_2}+B_3}+\overline{\overline{B_4}+B_1+\overline{B_5}}+\overline{B_4+\overline{B_2}+B_3}$$

$$R_1=\overline{\overline{R_1}}=\overline{\overline{\overline{\overline{B_1}+\overline{B_2}+B_3}+\overline{\overline{B_4}+B_1+\overline{B_5}}+\overline{B_4+\overline{B_2}+B_3}}}$$

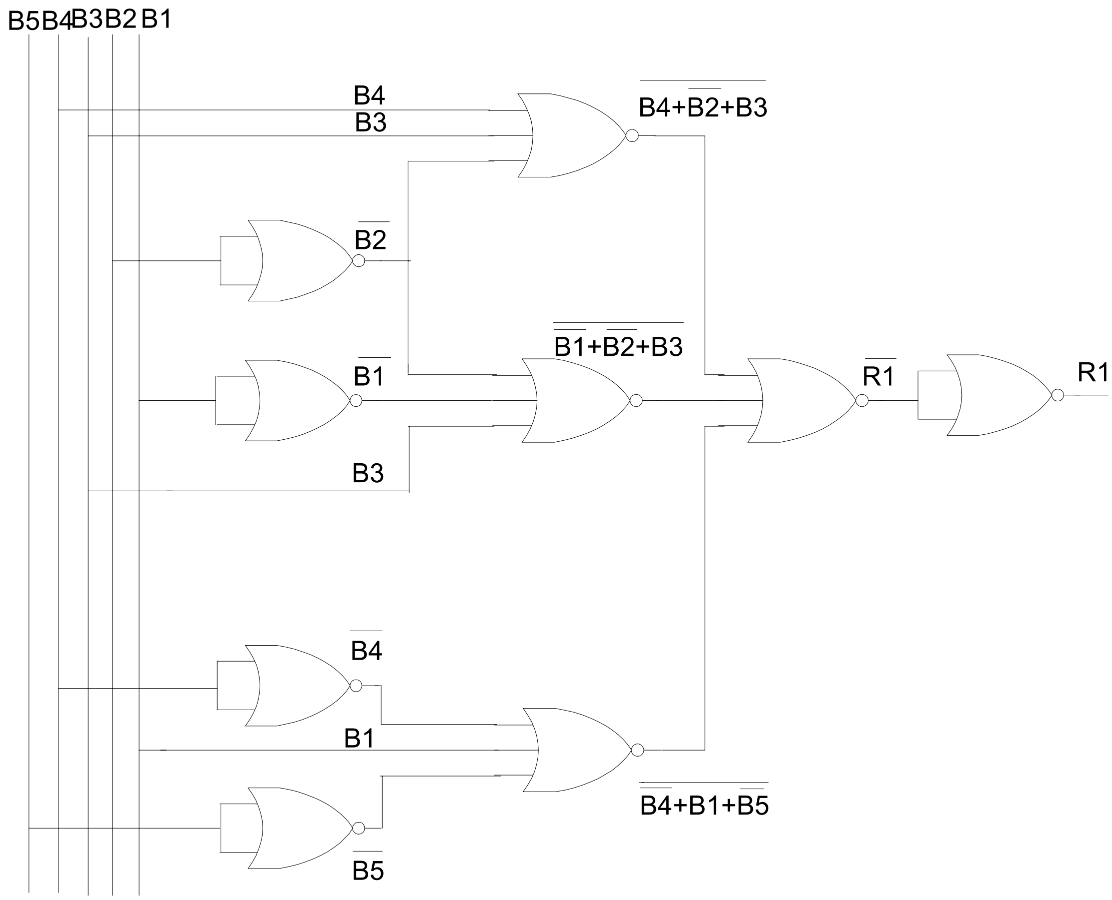
$$\underbrace{\cdots}_{NON\ OU}\quad \underbrace{\cdots}_{NON\ OU}\quad \underbrace{\cdots}_{NON\ OU}\quad \underbrace{\cdots}_{NON\ OU}\quad \underbrace{\cdots}_{NON\ OU}$$

$$\underbrace{\cdots\cdots\cdots}_{NON\ OU}\quad \underbrace{\cdots\cdots\cdots}_{NON\ OU}\quad \underbrace{\cdots\cdots\cdots}_{NON\ OU}$$

$$\underbrace{\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots}_{NON\ OU}$$

$$\underbrace{\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots}_{NON\ OU}$$

Schéma logique



b) $R_1 = B_1 \bullet \overline{B_2} \bullet (B_3 + B_4) + B_5 \bullet (B_3 + B_4 + B_1)$

Transformation :

$$R_1 = \overline{\overline{B_1 \bullet \overline{B_2} \bullet (B_3 + B_4)}} + \overline{\overline{B_5 \bullet (B_3 + B_4 + B_1)}}$$

$$R_1 = \overline{\overline{B_1} + B_2 + \left(\overline{B_3 + B_4}\right)} + \overline{\overline{B_5} + \left(\overline{B_3 + B_4 + B_1}\right)}$$

$$R_1 = \overline{\overline{R_1}} = \overline{\overline{\overline{\overline{B_1} + B_2 + \left(\overline{B_3 + B_4}\right)} + \overline{\overline{B_5} + \left(\overline{B_3 + B_4 + B_1}\right)}}}$$

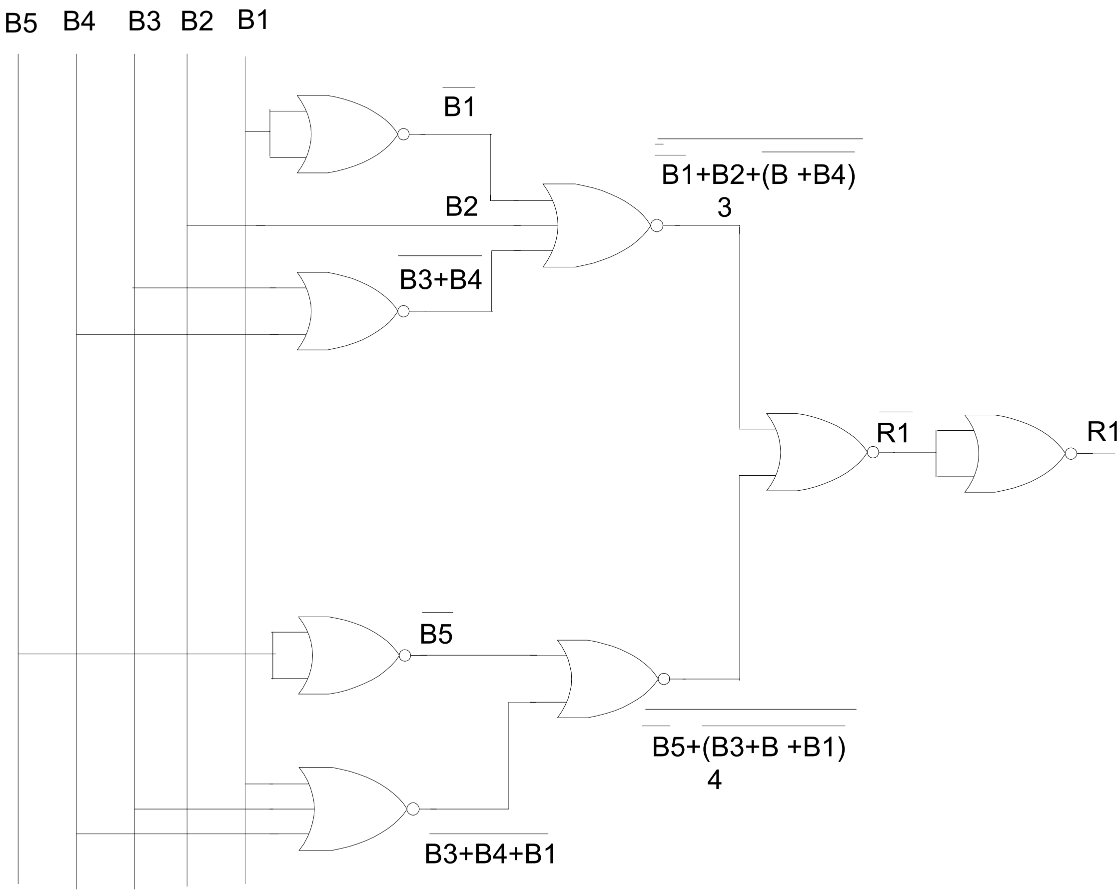
$$\underbrace{\cdots}_{NON\ OU} \quad \underbrace{\cdots\cdots}_{NON\ OU} \quad \underbrace{\cdots}_{NON\ OU} \quad \underbrace{\cdots\cdots}_{NON\ OU}$$

$$\underbrace{\cdots\cdots\cdots\cdots}_{NON\ OU} \quad \underbrace{\cdots\cdots\cdots\cdots}_{NON\ OU}$$

$$\underbrace{\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots}_{NON\ OU}$$

$$\underbrace{\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots}_{NON\ OU}$$

<u>Schéma logique</u>



OBJECTIF : E **DURÉE :** 2 H

- Objectif poursuivi : Traduire des équations en schémas logiques.

- Description sommaire de l'activité :

Le stagiaire doit : traduire des équations logiques en schémas logiques clairs avec une sélection des opérateurs.

- Lieu de l'activité : Salle du cours.

- Liste du matériel requis :

- Directives particulières :

OBJECTIF : E **DURÉE :** 2 H

Le stagiaire doit faire les exercices suivants :

Exemple1 :

Traduire les équations suivantes en schémas logiques comprenant des opérateurs NON, ET,OU :

a) $S=\overline{A}\bullet\overline{B}+B\bullet C+\overline{C}\bullet\overline{D}$

b) $S=A\bullet\overline{B}+A\bullet\overline{B}\bullet\overline{C}+A\bullet\overline{B}\bullet C$

c) $S=B\bullet\overline{C}\bullet\overline{D}+\overline{A}\bullet\overline{C}\bullet D+\overline{A}\bullet C\bullet\overline{D}+A\bullet\overline{B}\bullet\overline{C}+\overline{A}\bullet\overline{B}\bullet C+A\bullet\overline{B}\bullet\overline{D}$

d) $S=\overline{A}\bullet\overline{C}+B\bullet C$

Exemple 2 :

Traduire les mêmes équations que l'exercice 1 en schémas logiques ne comprenant que des opérateurs NON ET (NAND).

Exemple 3 :

Traduire les mêmes équations que l'exercice 1 en schémas logiques ne comprenant que des opérateurs NON OU (NOR).

OBJECTIF : N° 4 **DURÉE :** 2H 30min

- Objectif poursuivi : Reconnaître différents composants à partir des codes d'identification.

- **Description sommaire du contenu :**

Ce résumé théorique représente les différents composants TTL et CMOS type A et B, configuration des broches ainsi que la référence des fabricants.

- Lieu de l'activité : Salle de cours ou atelier d'électronique.

- **Directives particulières :**
  - Montrer aux stagiaires des C.I. type T.T.L et type C.M.O.S avec leurs fiches techniques pour connaître l'ordre de numération des broches.

OBJECTIF : N° 4 **DURÉE :** 2H 30min

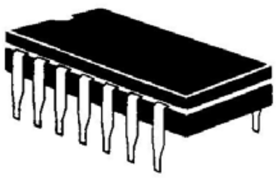
I) <u>Les familles logiques et code d'identification</u>

Les composants électroniques peuvent être de deux familles : TTL ou CMOS.

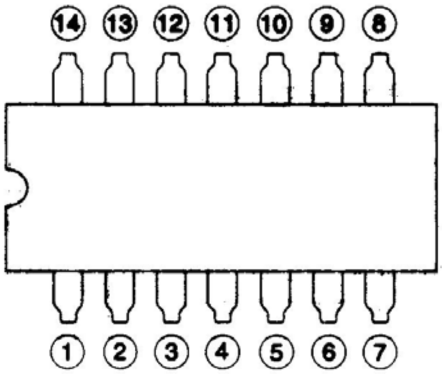
<u>I-1) Famille TTL</u> (transistor transistoc logic)

a) Elle fait principalement usage de combinaisons de transistors bipolaires pour la fabrication des circuits intégrés CI.

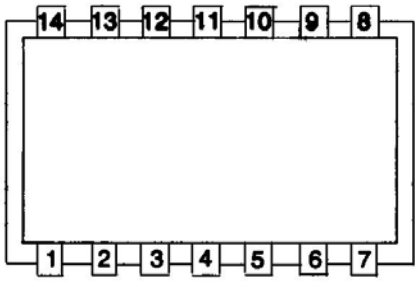
Ces C.I. sont constitués d'un boîtier qui contient la puce, laquelle est reliée à l'extérieur par un certain nombre de pattes (ou broches). Ce nombre varie généralement entre 14 et 28. La tension d'alimentation est +5V.



Vue en trois dimensions



Vue de dessus avec identification des pattes



Représentation généralement employée pour l'identification

Figure 1 - Circuit intégré

b) On peut remarquer qu'il y a encoche sur des côtés du boîtier. Elle permet de localiser rapidement le numéro de chaque patte et d'obtenir un branchement simple et rapide.
Il existe plusieurs formes de boîtiers pour les circuits intégrés (figure 2).

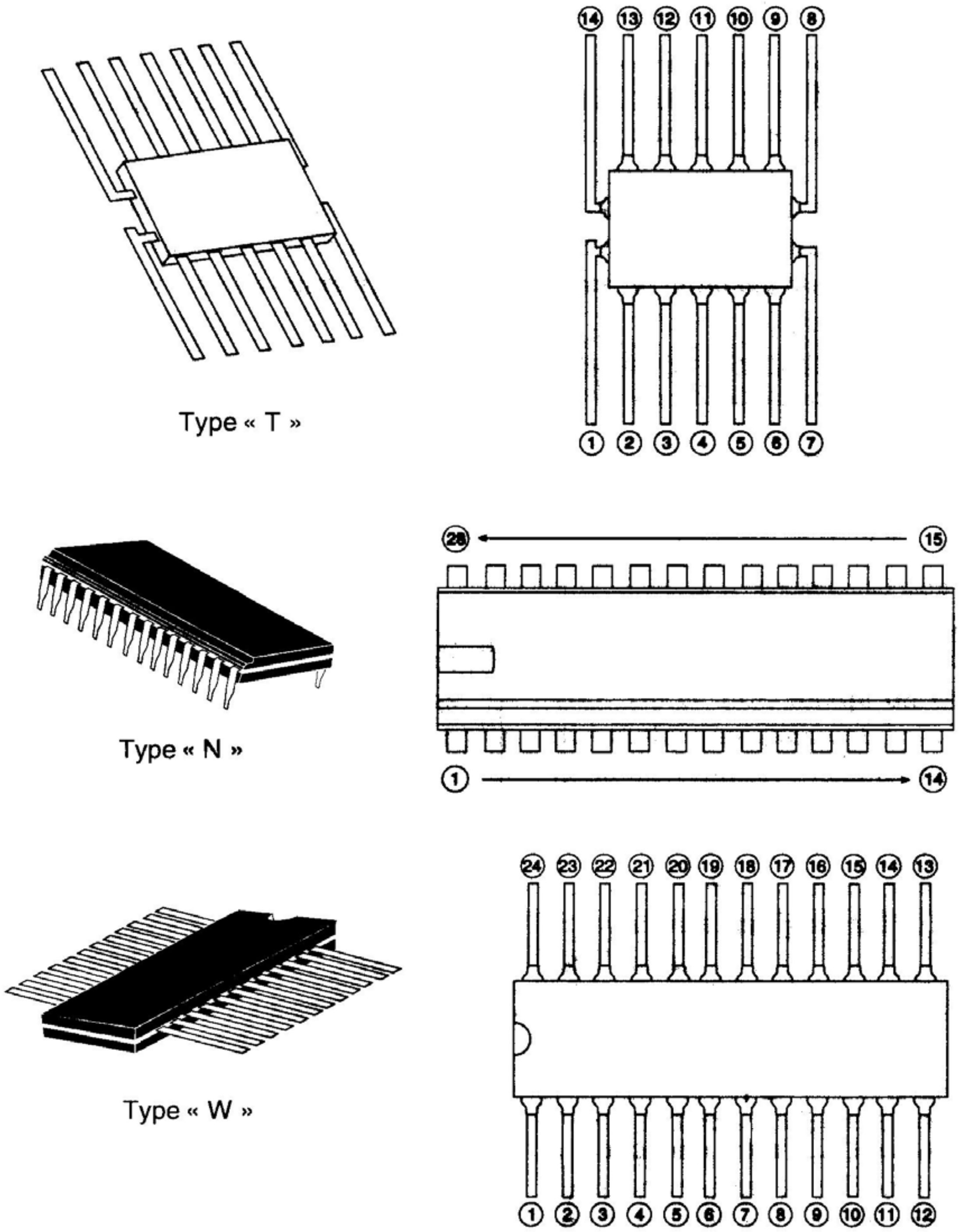


Figure 2 - Types de boîtiers

c) Suivant la gamme de température d'utilisation, on distingue deux séries des C.I TTL :
- La série 5400 : gamme de température d'utilisation militaire indiquée par 5 (-55°, +125°C);
- La série 7400 : gamme de température d'utilisation générale indiquée par 7 (0°,+70°C).

d) la famille TTL se subdivise en cinq sous groupes, dont chacun possède ses propres caractéristiques de fonctionnement.

Rien = standard	H=rapide (Hi - Speed)	LS=Schottky faible
L = Faible consommation (Low Speed)	S= Schottky(Ultra Hi - Speed)	consommation (Lo Pwr Schottky)

Exemples :

a) SN 54L121N

SN	:	préfix standard;
5	:	gamme militaire;
4	:	circuit logique;
L	:	sous groupe faible consommation;
121	:	fonction du circuit intégré;
N	:	boîtier de plastique enfichable 14 ou 16 broches.

b) SN 74LS10J

SN	:	préfix standard;
7	:	gamme générale;
4	:	circuit logique;
LS	:	sous groupe, Schottky faible consommation;
10	:	fonction du circuit intégré (NON ET);
J	:	type de boîtier : boîtier céramique enfichable DIL 14 ou 16 broches.

c) SN 74LS00

SN	:	préfix standard;
7	:	gamme générale;
4	:	circuit logique;
LS	:	(sous groupe), Schottky faible consommation;
00	:	fonction du circuit logique (NON ET).

²I-2) Famille CMOS (Comptementary Métal Oxyde Semiconductor)

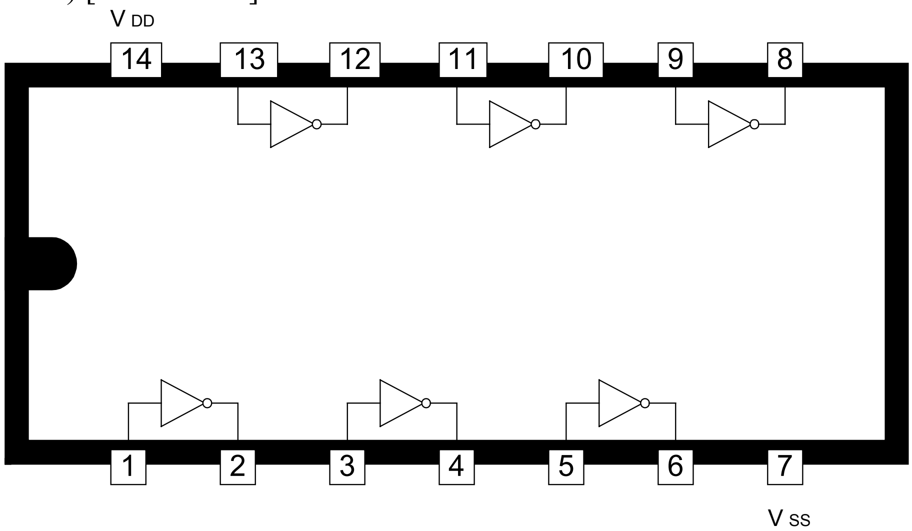
Elle dérive principalement des transistors à effet de champ. Cette famille se divise en deux sous groupes :

- le type A, qui peut fonctionner à des tensions variant de + 3V à +12 V (+15V maximum);
- le type B, qui peut fonctionner à des tension variant de +3V à + 18V (+20V maximum).

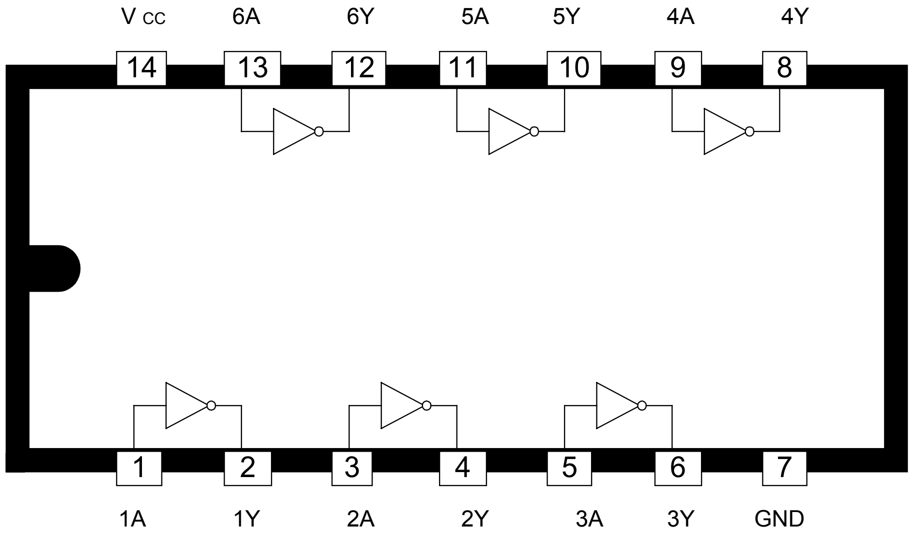
II) Configuration des broches pour les différents modèles des C.I

II-1) Circuit intégrés portes «NON»

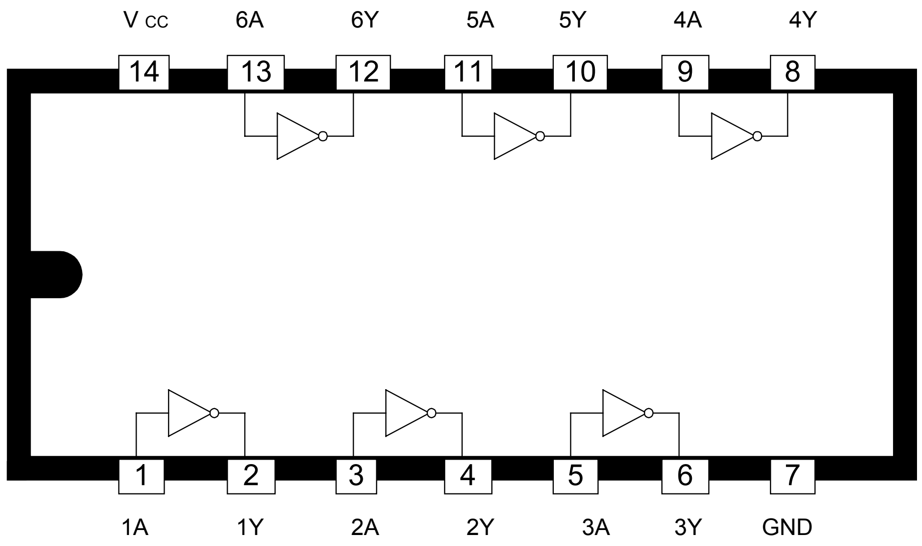
Six portes NON : 4069
(CMOS) [CD4069UB]



Six portes NON : 7404
(TTL) [SN74LSD4]

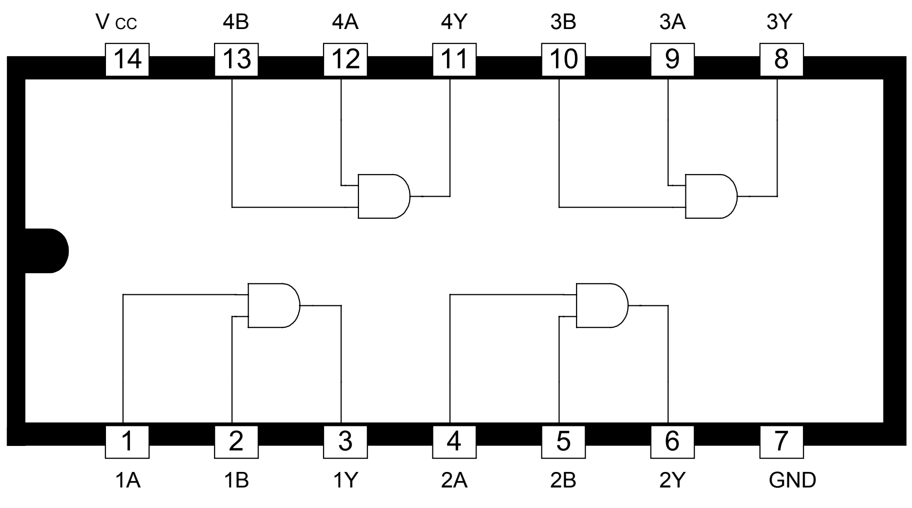


Six portes NON : 7405
(TTL) [SN74LSD5)]

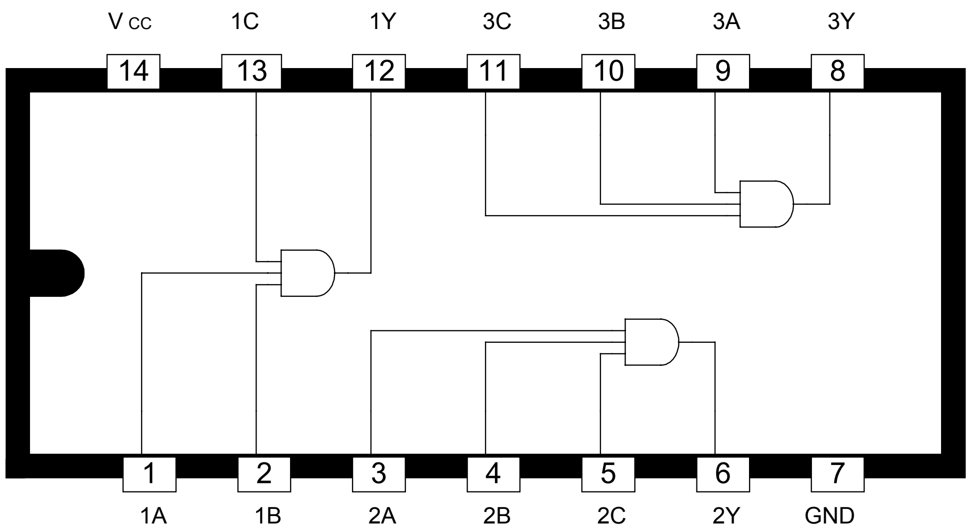


II-2) Circuit intégré Portes «ET»

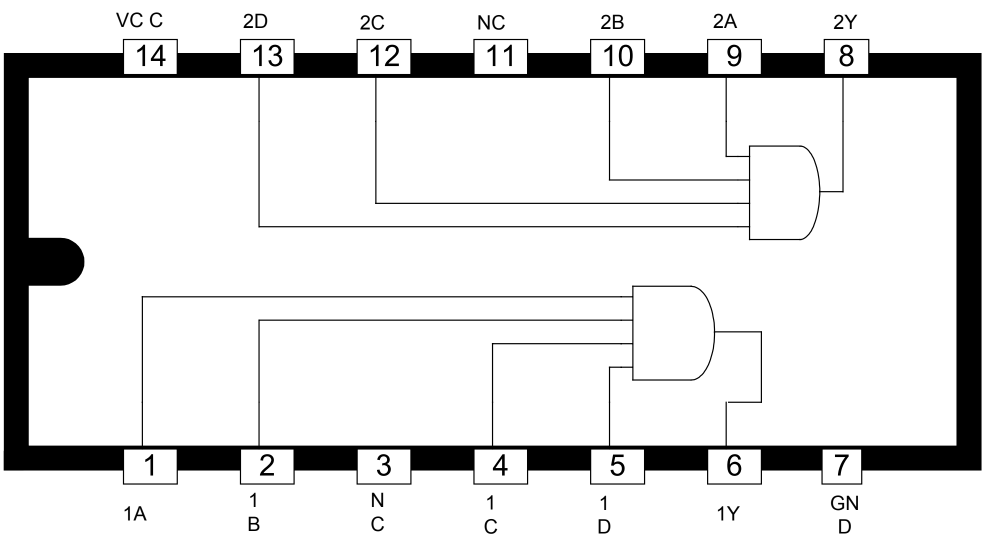
Quatre portes «ET» à deux entrée : 7408 (TTL) [SN74LSD8]



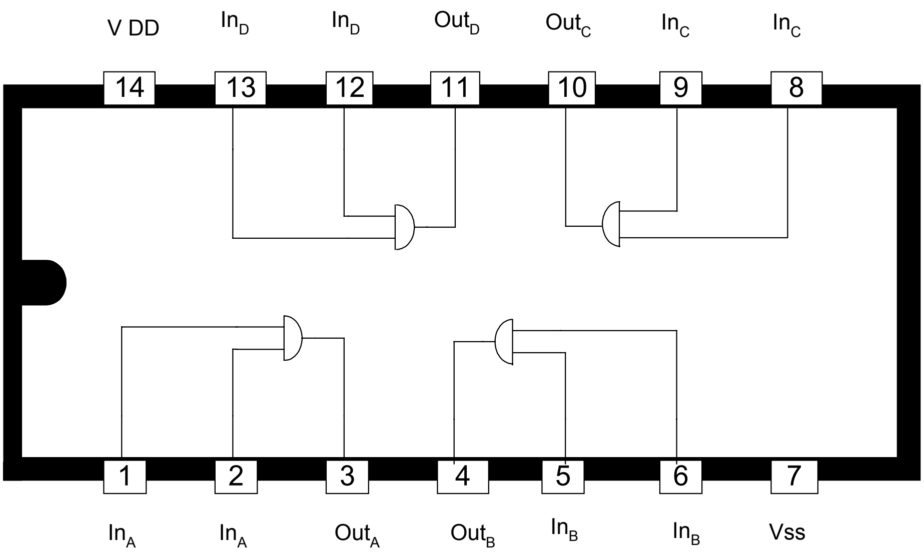
Trois portes «ET» à trois entrées : 7411 (TTL) [SN74LS11]



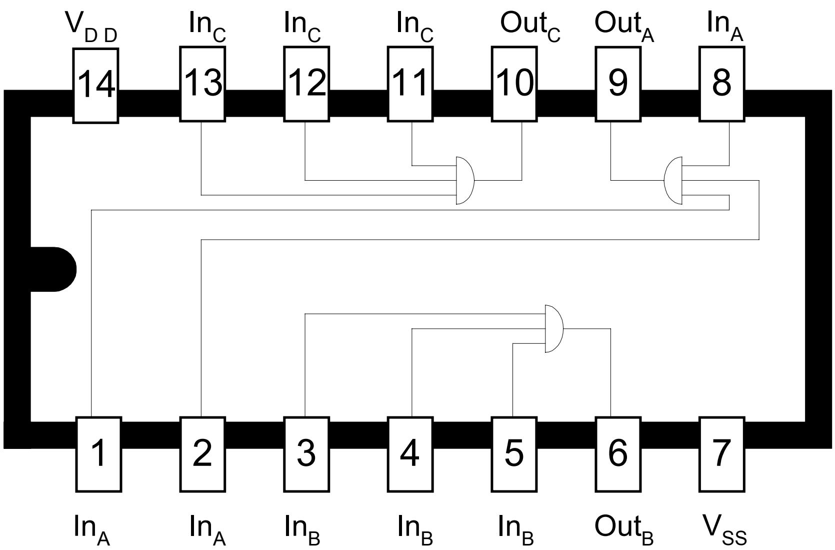
Deux portes «ET» à quatre entrées : 7421 (TTL) [SN74H21]



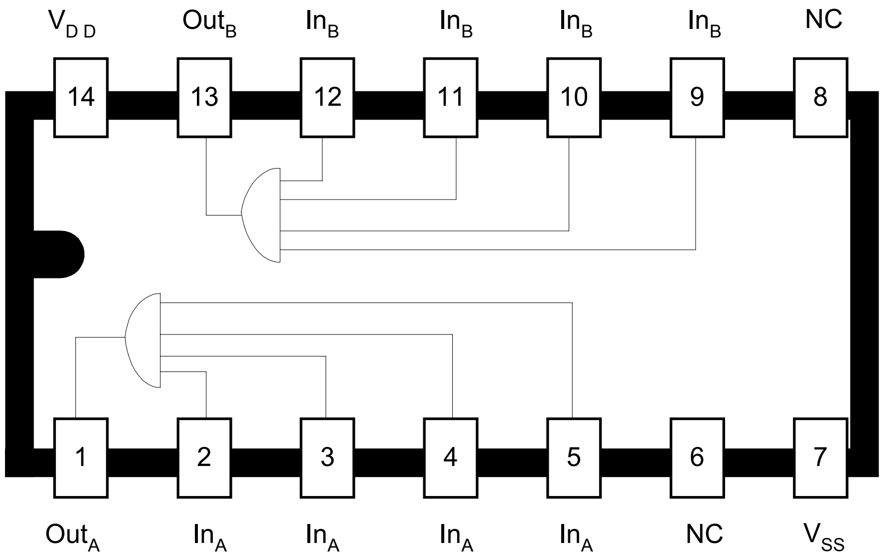
Quatre portes «ET» à deux entrées : 4081 (CMOS) [CD4081]



Trois portes «ET» à trois entrées : 4073 (CMOS) [CD4073B]

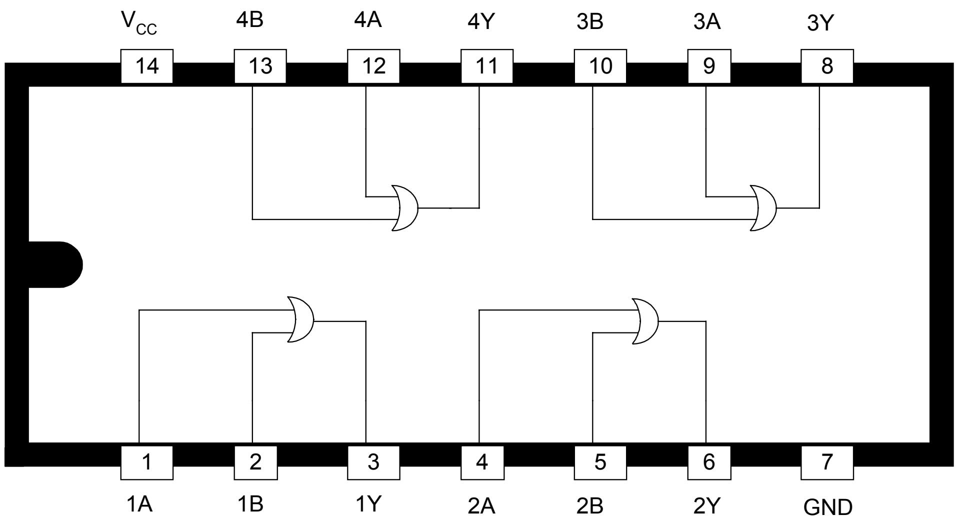


Deux portes «ET» à quatre entrées : 4082 B (CMOS) [CD4082B]

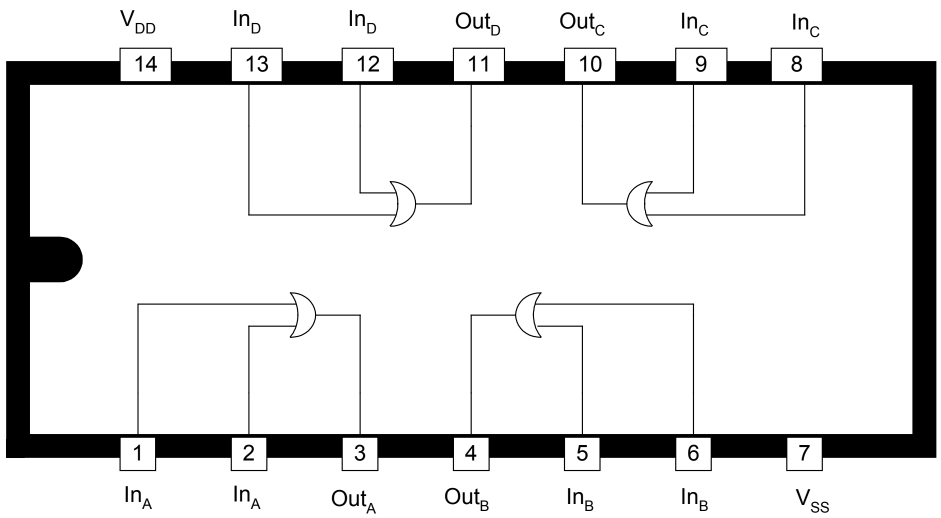


II-3) Circuits intégrés portes «OU»

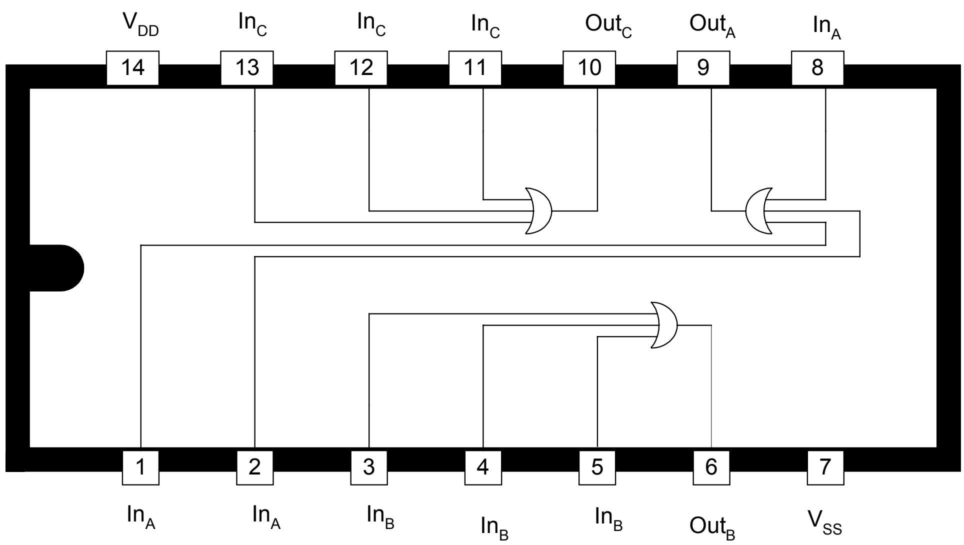
Quatre portes «OU» à deux entrées : 7432 (TTL) [SN74LS32]



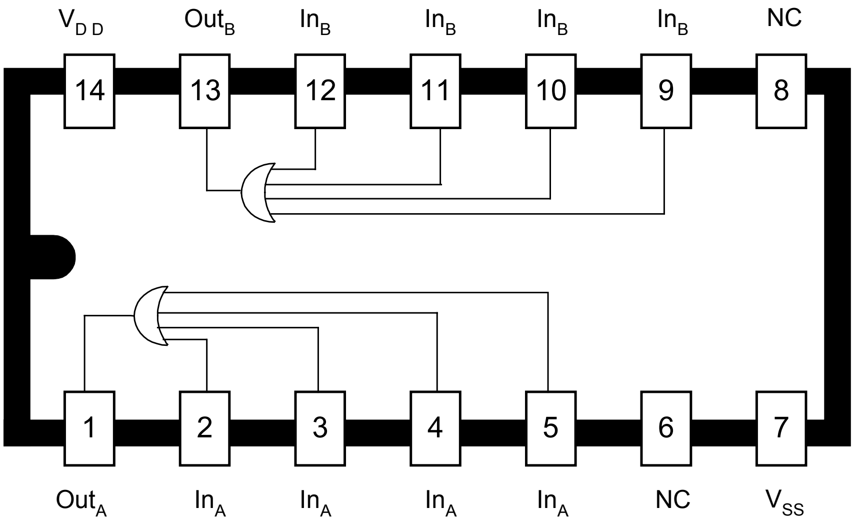
Quatre portes «OU» à deux entrées : 4071 (COMS) [CD4071B]



Trois portes «OU» entrées : 4075 (CMOS) [CD4075B]

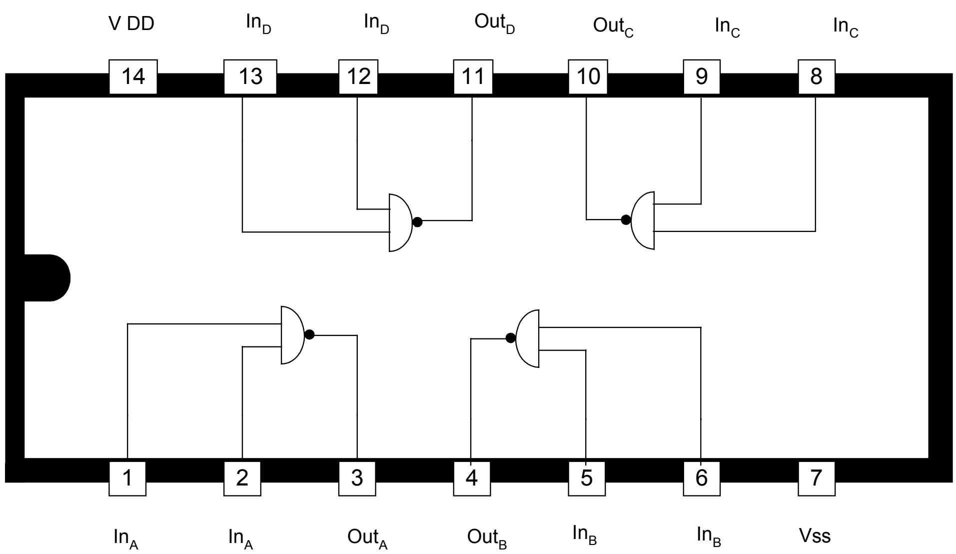


Deux portes «OU» à quatre entrées : 4072 (CMOS) [CD4072B]

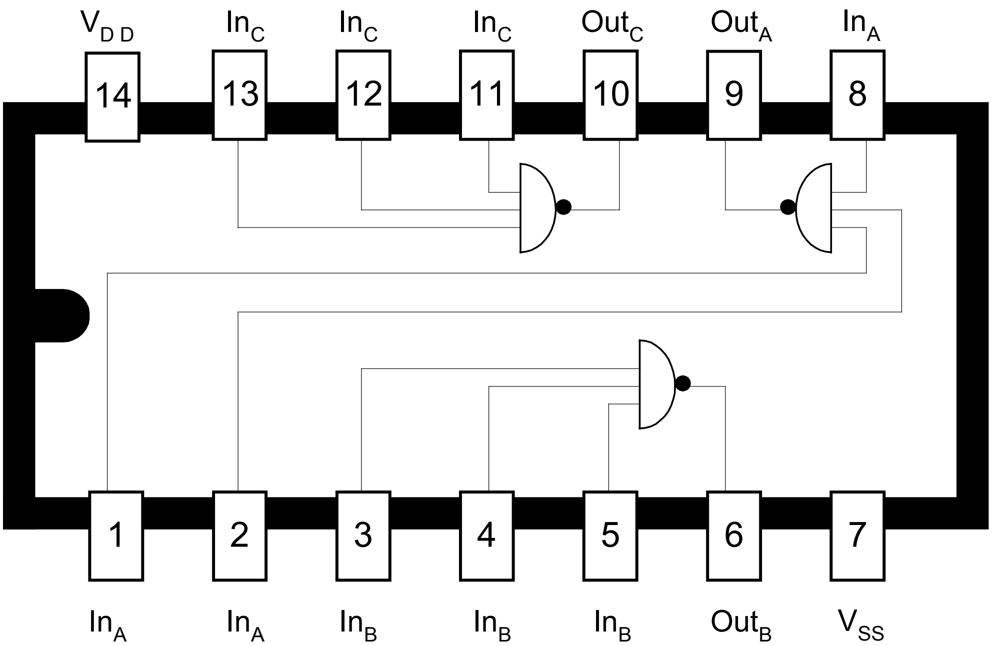


II-4) Circuits intégrés « NON ET »

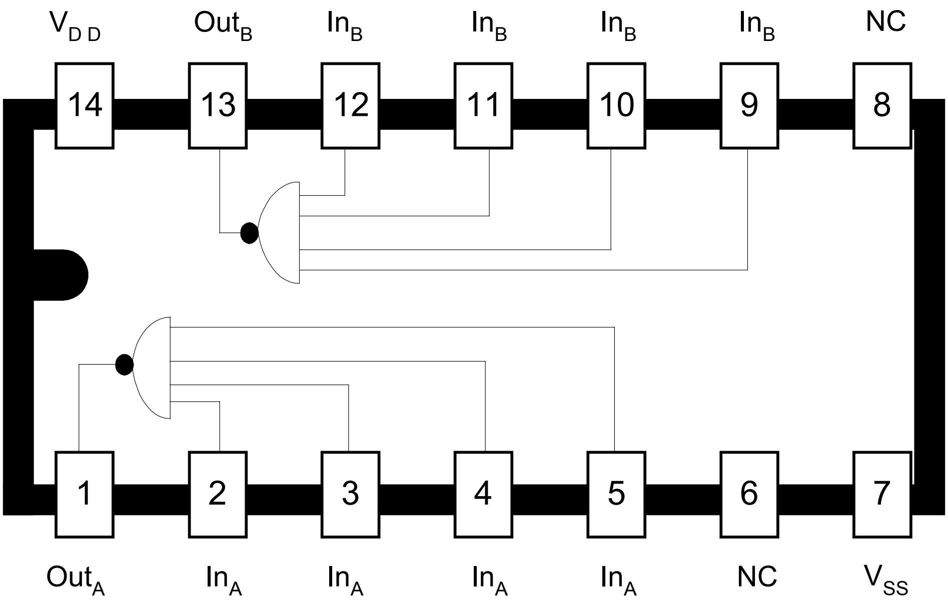
Quatre portes «NON ET» à 2 entrées : 4011 (C-MOS) [CD4011



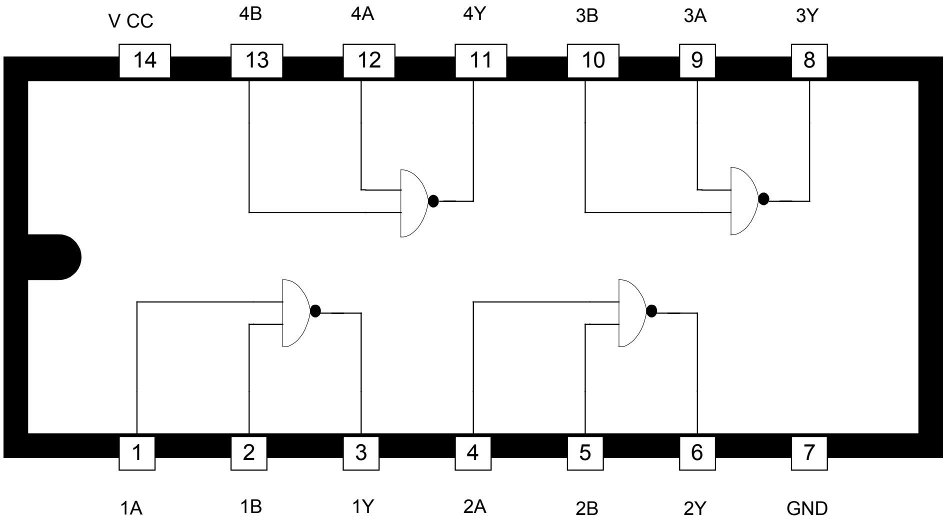
Trois portes «NON ET» à 3 entrées : 4023 (C-MOS) [CD4023]



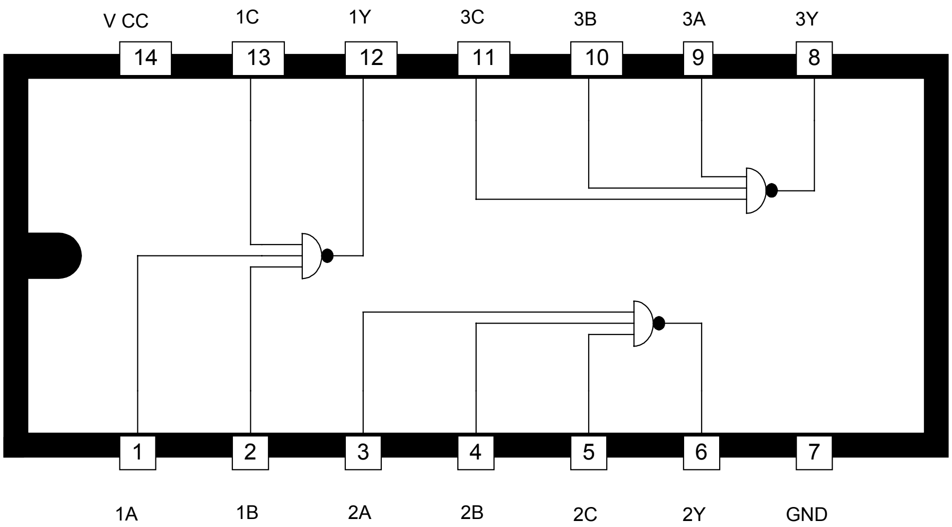
Deux portes «NON ET»à 4 entrées : 4012 (C-MOS) [CD4012]



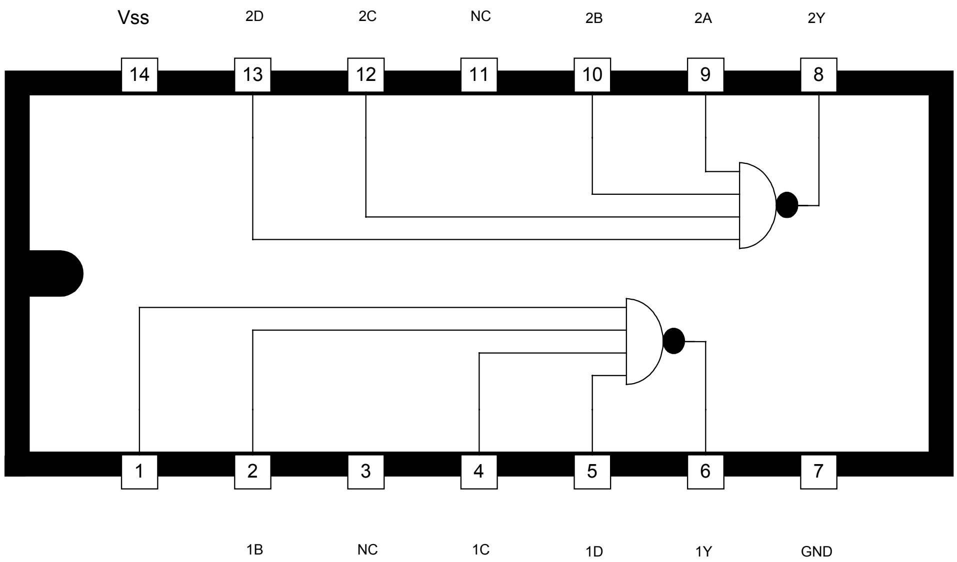
Quatre portes «NON ET» à entrées : 7400 (TTL) [SN74LS00]



Trois portes «NON ET» à 3 entrées : 7410 (TTL) [SN74LS10]

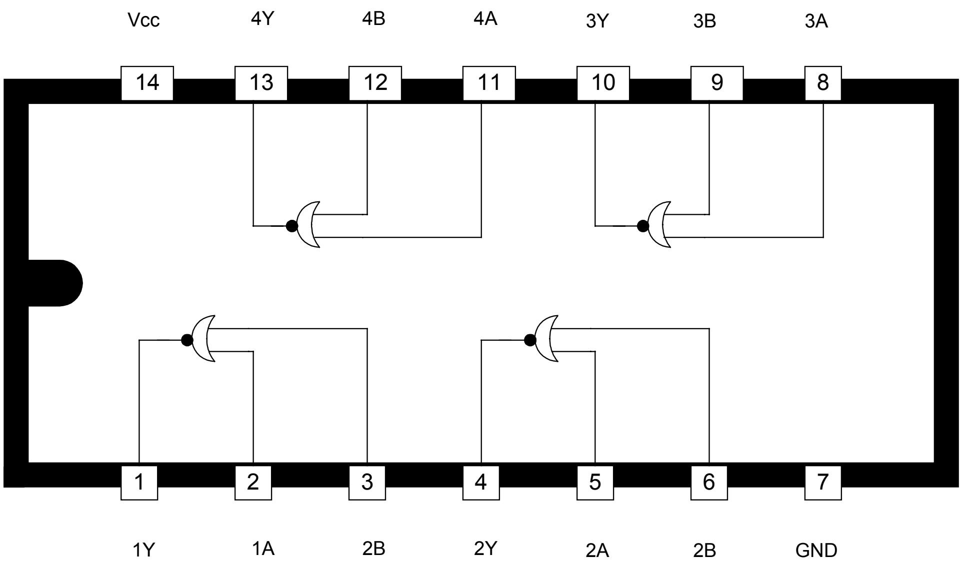


Deux portes «NON ET» à 4 entrées : 7420 (TTL) [SN74LS20]

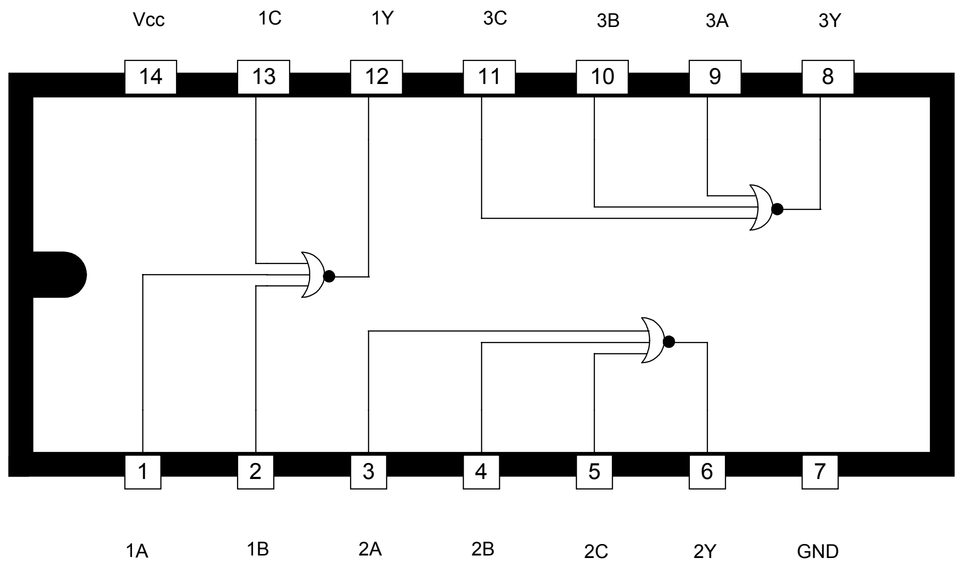


II-5) Circuits intégrés portes «NON OU»

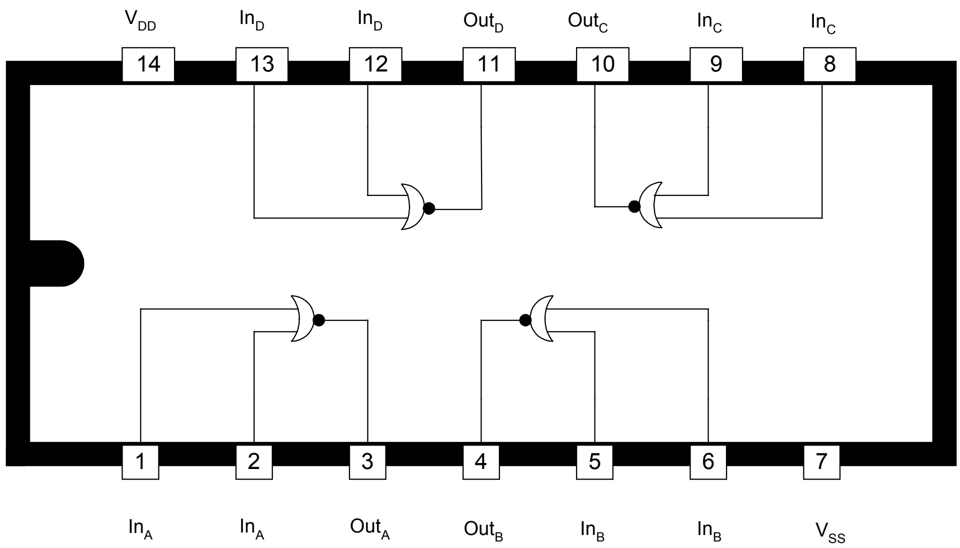
Quatre portes «NON OU» à 2 entrées : 7402 (TTL) [SN74LS02]



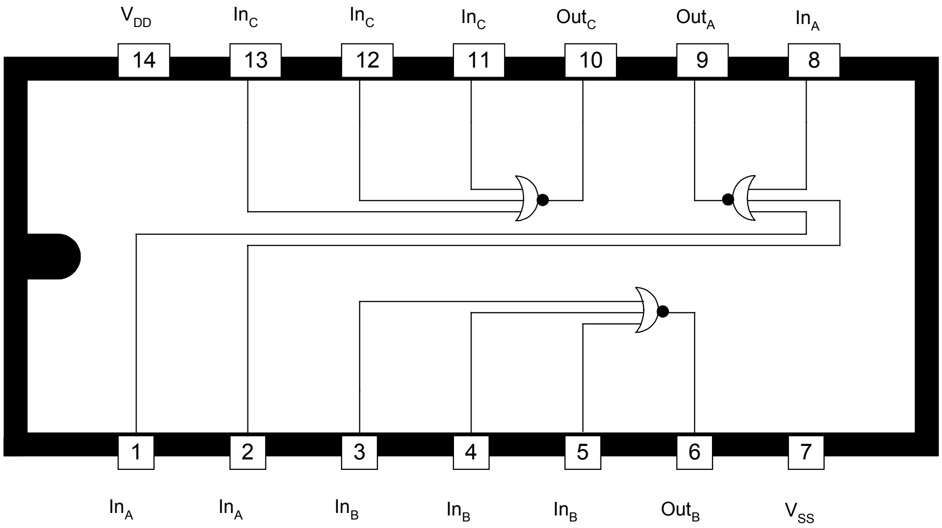
Trois portes «NON OU» à 3 entrées : 7427 (TTL) [SN74LS27]



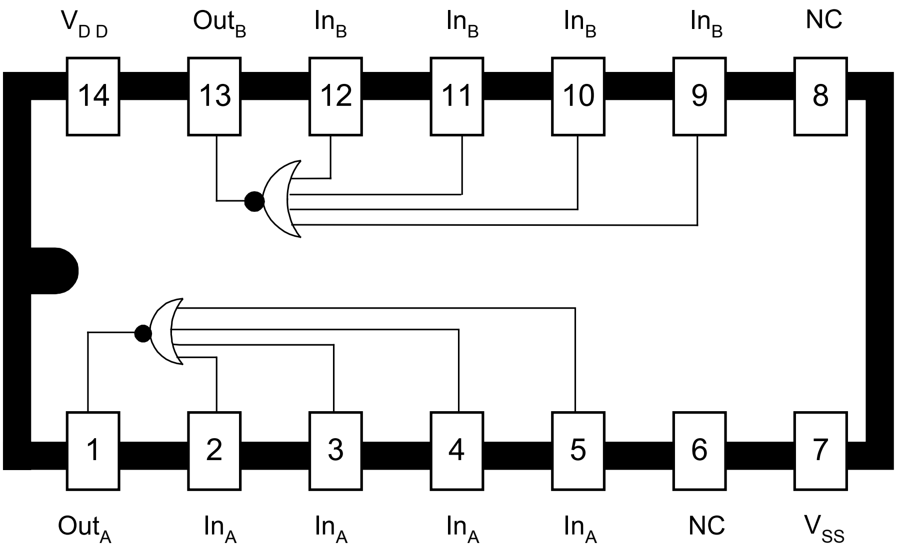
Quatre portes «NON OU» à 2 entrées : 4001 (C-MOS) [CD4001]



Trois portes «NON OU» à 3 entrées : 4025 (C-MOS) [CD4025]

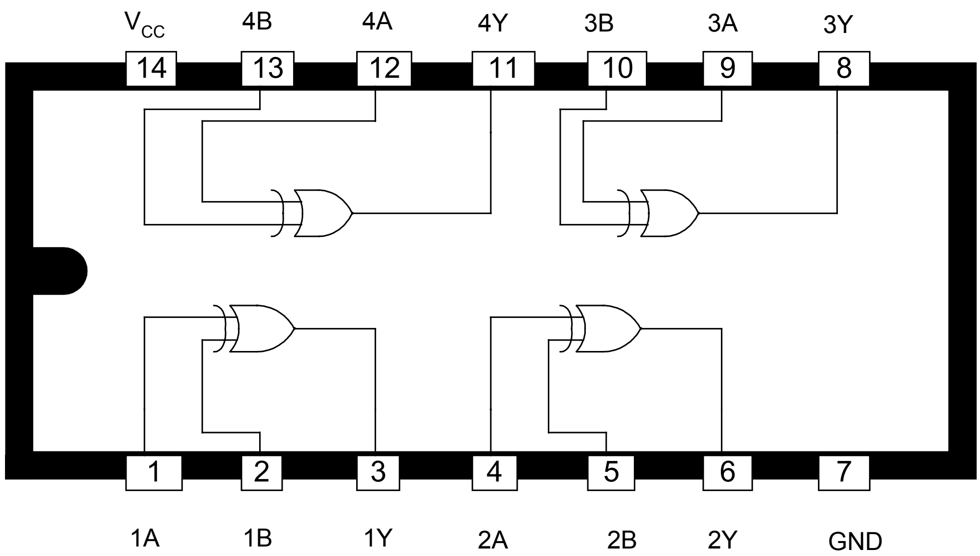


Deux portes «NON OU» à 4entrées : 4002 (C-MOS) [CD4002]

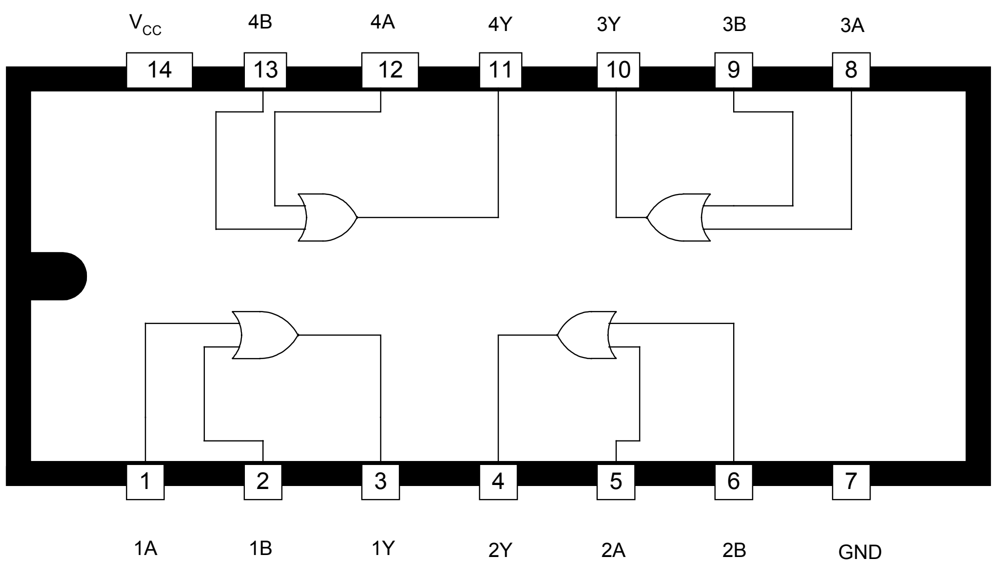


II-6) Circuits intégrés portes «Ou exclusif» :

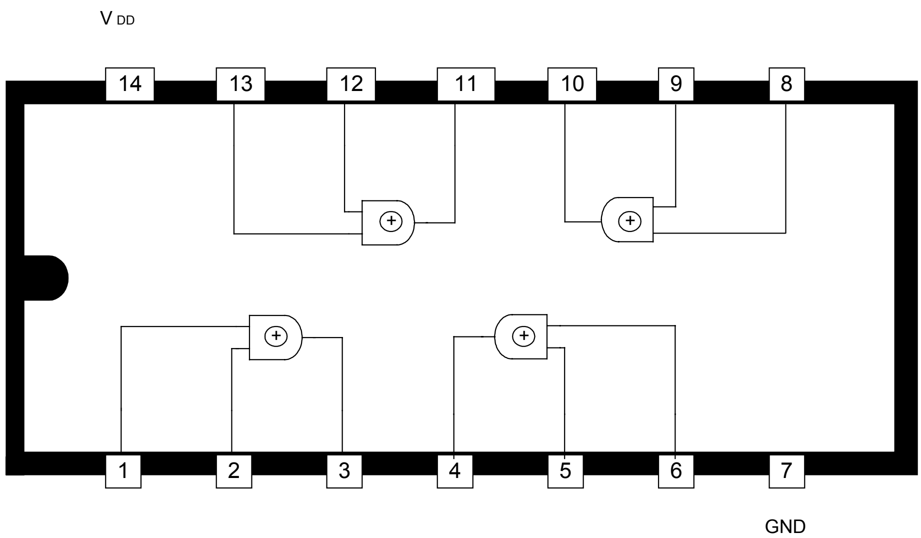
Quatre portes « OU exclusif » à 2 entrées : 7486 (TTL) [SN 74LS86]



Quatre portes « OU exclusif » à 2 entrées : 74386 (TTL) [SN74LS386]

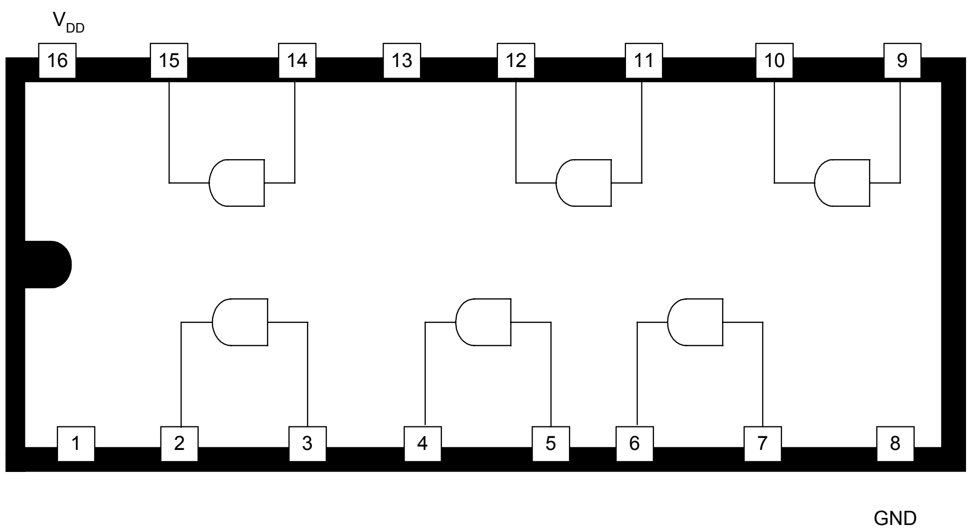


Quatre portes « OU exclusif » à 2 entrées : 4030 (C-MOS) [CD4030B]

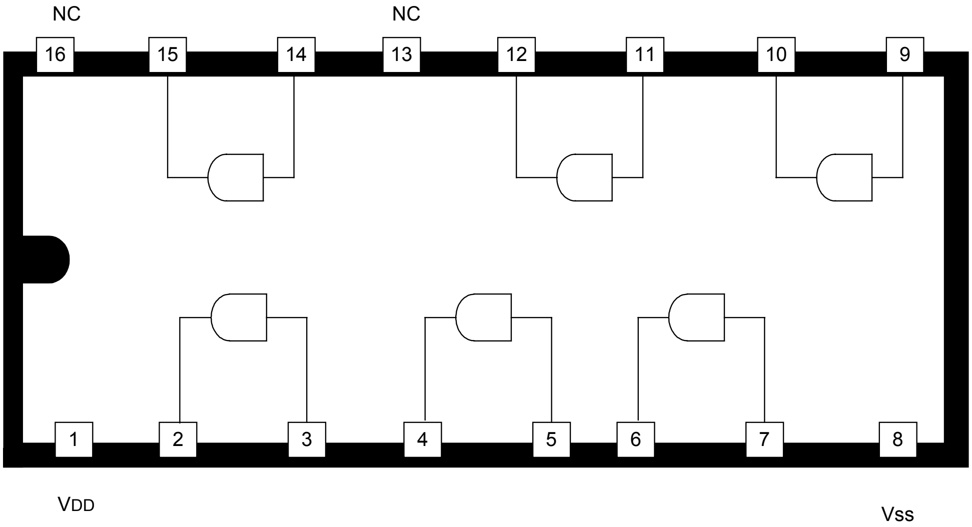


II-7) Circuits intégrés portes «OUI»

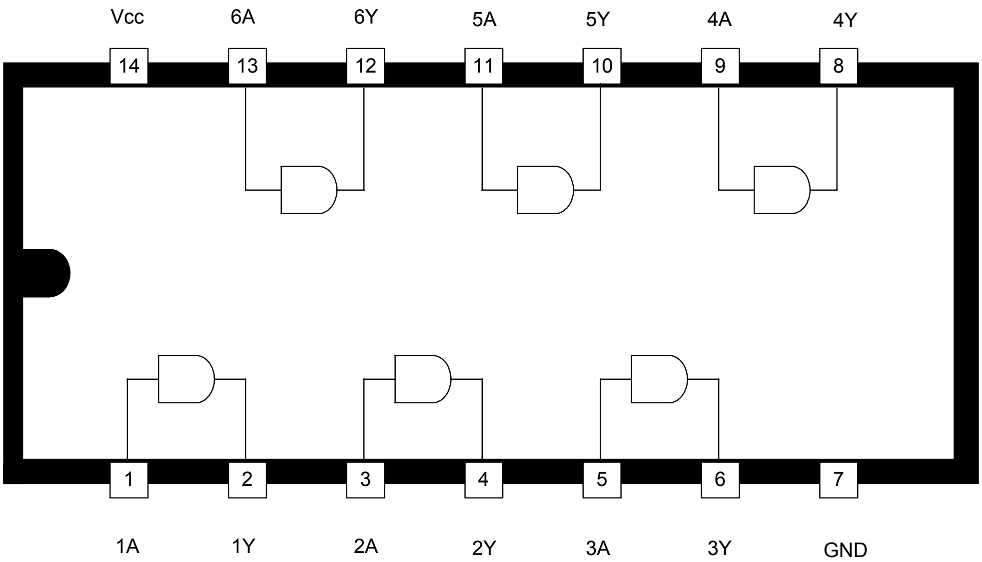
Six portes «OUI» : 4010 (C-MOS) [CD4010B]



Six portes «OUI» : 4050 (C-MOS) [CD4050B]



Six portes «OUI» : 7407/7417 (TTL) [SN7407/SN7417]



OBJECTIF : N° 4 **DURÉE :** 45min

- Objectif poursuivi : Reconnaître différents à partir des codes d'identification.

- Description sommaire de l'activité :

Le stagiaire doit : Reconnaître les différents composants TTL et C-MOS, configuration des broches.

- Lieu de l'activité : Atelier d'électronique

- **Liste du matériel requis :**

- C.I. TTL : 7400-7402-7404-7405-7408-7407-7411-7420-7421-7427-7432-7486**;**
- C.I. C-MOS : 4001-4002-4011-4012-4023-4010-4030-4069-4071-4072-4073-4075-4081-4082;
- Fiches techniques.

- **Directives particulières :**

- Le travail se fait en équipe de deux stagiaires.
- Le rôle des formateurs est d'aider les stagiaires à atteindre la compétence attendue.

OBJECTIF : N° 4 **DURÉE :** 45min

Les stagiaires doivent reconnaître les différents composants présentés par le formateur, les classer par famille et par type de portes logiques en utilisant les codes d'identification.

OBJECTIF : N° 5 **DURÉE :** 30 min.

- Objectif poursuivi : Utiliser une sonde logique.

- Description sommaire du contenu :

- Ce résumé théorique montre comment utiliser une sonde logique pour détecter les niveaux logiques d'un circuit et décider du mode d'utilisation de la sonde TTL ou CMOS.

- Lieu de l'activité : Salle de cours ou Atelier d'électronique.

- **Directives particulières :**
  - Si possible, montrer aux stagiaires une sonde logique mode TTL et une autre mode CMOS (dans ce cas l'activité peut se dérouler en atelier).

OBJECTIF : N° 5 **DURÉE :** 30min

1- Généralités

La sonde logique est un appareil de vérification pour les circuits intégrés à portes logiques.
Elle permet de déterminer le niveau (haut ou bas) des entrées et des sorties simplement et rapidement.
La sonde contient généralement deux DEL (c-à-d diodes électroluminescentes) qui s'allument suivant le niveau détecté. Une DEL s'allumera donc au niveau haut (high), tandis que l'autre indiquera le niveau bas (low), certains sondes comportent une troisième DEL pour détecter les trains d'impulsions (Pulse).

2- Utilisations

Pour utiliser cet appareil (figure 1), il suffit de placer la pointe directement sur le point de contact qu'on désire mesurer. Il est à noter qu'on ne doit pas laisser traîner la pointe de la sonde sur le circuit, car cela crée des niveaux de tension qui peuvent endommager les circuits intégrés CMOS non protégés ou produire de mauvais signaux.
Il est à noter que l'appareil ne peut détecter des signaux qui changent rapidement (oscillations).

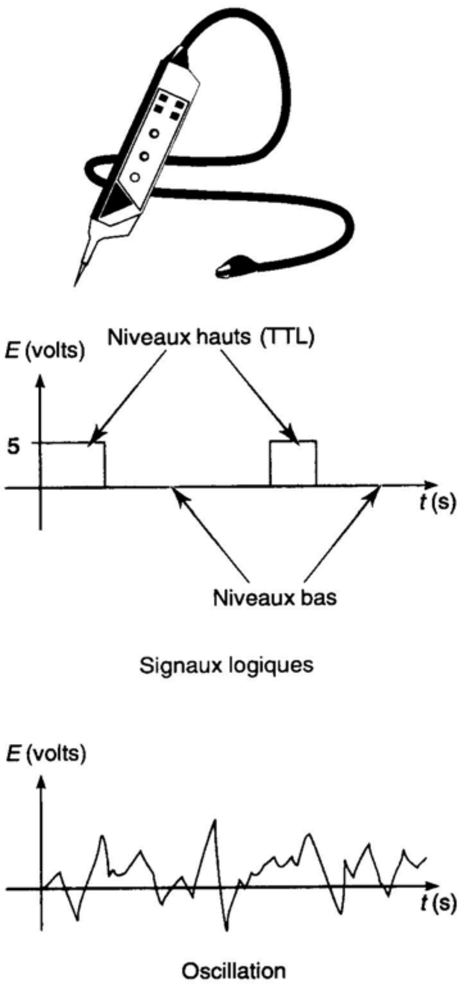


Figure 1

3- <u>Les modes TTL, CMOS :</u>

Les niveaux logiques varient selon la famille de C.I. employé. On devra donc décider du mode d'utilisation de la sonde (ITL ou CMOS) avant de prendre des mesures.
L'utilisation d'une sonde TTL sur un circuit CMOS aurait pour effet d'endommager la sonde, alors que dans le cas contraire, la sonde ne pourrait détecter le niveau haut.

OBJECTIF : N° 5 **DURÉE :** 45 min.

- Objectif poursuivi : Utiliser une sonde logique.

- Description sommaire de l'activité :

Le stagiaire doit : Utiliser une sonde logique pour détecter les niveaux logiques d'un circuit.

- Lieu de l'activité : Atelier d'électronique.

- **Liste du matériel requis :**
- Un circuit logique déjà monté disponible TTL ou CMOS ;
- Source d'alimentation convenable suivant la famille du circuit ;
- Sonde logique compatible avec le circuit disponible TTL ou CMOS.

- **Directives particulières :**
- Le travail se fait en équipe de deux stagiaires ;
- Le rôle des formateurs est d'aider les stagiaires à atteindre la compétence attendue.

OBJECTIF : N° 5 **DURÉE :** 45 min.

Pour le circuit logique proposé par le formateur, le stagiaire doit :

1- Alimenter le circuit logique en choisissant la source convenable ;

2- En utilisant une sonde logique, détectez les niveaux des entrées et sorties du circuit logique. Cette détection doit se faire pour plusieurs positions des interrupteurs logiques qui réalisent la simulation des entrées.

OBJECTIF : F **DURÉE :** 5H

- Objectif poursuivi : Monter des circuits de base.

- Description sommaire du contenu :

- Ce résumé théorique représente les techniques de montage des circuits avec une sélection judicieuse des composants, conformité du montage avec le schéma et respect des règles de santé et de sécurité ou travail.

- Lieu de l'activité : Atelier.

- **Directives particulières :**
  - Le formateur doit montrer aux stagiaires une plaque perforée.
  - Le formateur doit faire le montage et le démontage de certains composants sur une plaque perforée.

OBJECTIF : F **Durée :** 5H

I) Montage des circuits

1-1 Plaque de montage (fig. 1)

Les plaques de montage perforées sont spécialement conçues pour les montages temporaires. Elles sont idéales pour expérimenter certains circuits logiques utilisant des circuits intégrées TTL ou C-MOS.

Cette plaque possède des trous perforés interreliés qui forment des lignes indépendantes. Les lignes verticales sont généralement employées pour les sources (Vcc pour les circuits intégrées TTL et V_{DD}-Vss pour les C-I.C-MOS), tandis que les lignes horizontales servent au branchement des divers composants.

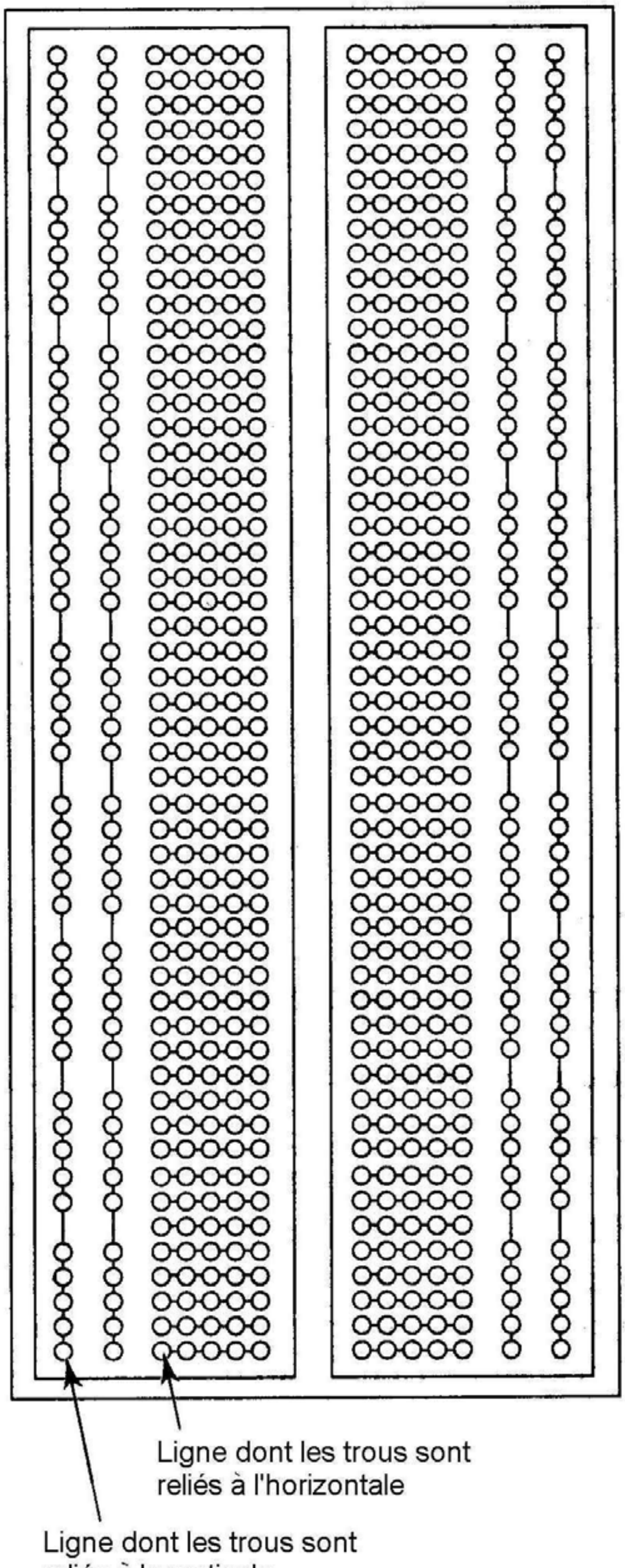
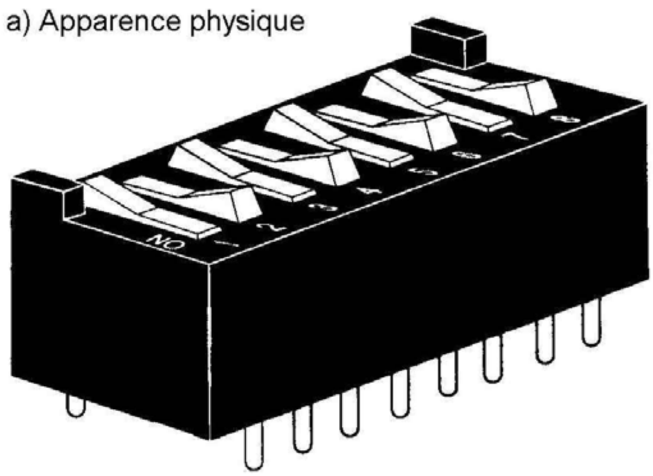

Ligne dont les trous sont
reliés à l'horizontale
Ligne dont les trous sont
reliés à la verticale

Figure 1

1-2 Interrupteurs logiques

La simulation des entrées se fait à l'aide d'un groupe d'interrupteurs miniatures (DIP suitch) (figure 2). Ce type de composants permet de faire parvenir des signaux hauts (1) ou bas (0) à l'entrée des portes logiques du circuit.



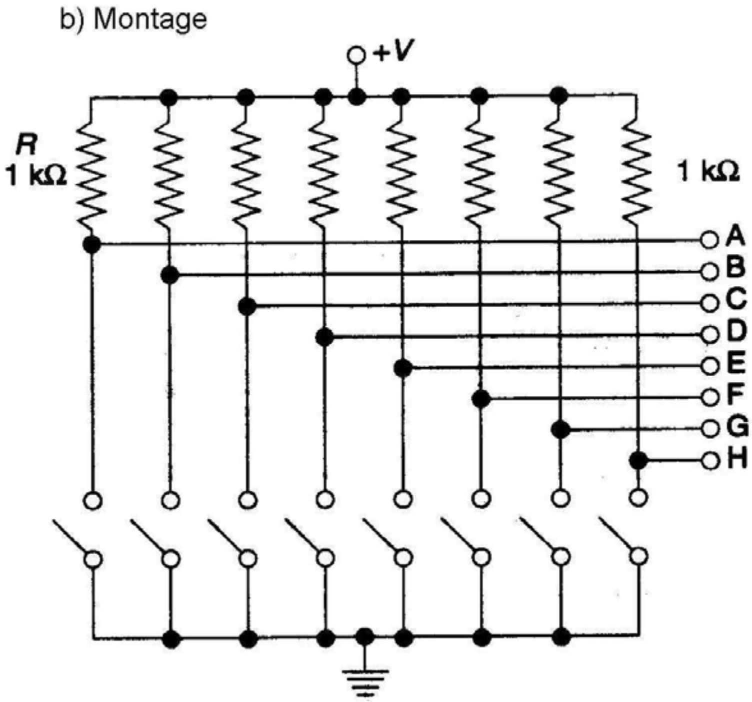


Figure 2

1-3 Choix de logique positive ou négative, visualisation des sorties

La forme que prend la sortie d'un circuit permet de faire la différence entre les logiques positive et négative.

a) Logique positive

Un circuit est en logique positive lorsque la sortie est branchée à la massece qui donne directement la valeur de la sortie.
Cette valeur peut être visualisée par une DEL (diode électrolumicescente) qui s'allume en présence d'un niveau haut (1) et s'éteint pour un niveau bas (0).

EXEMPLE :

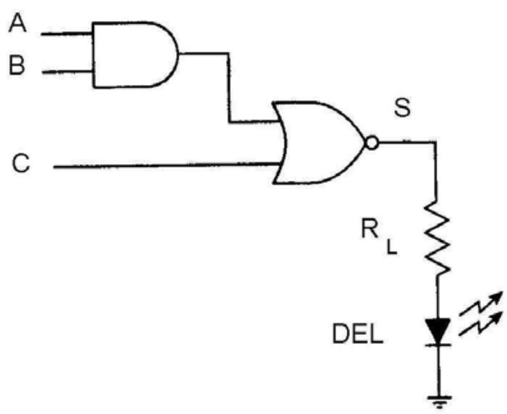


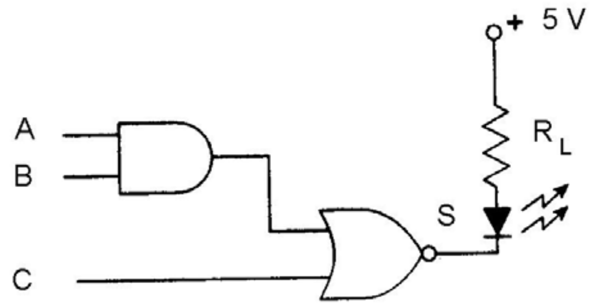
Figure 3

Mais dans ce cas la sortie débite un courant de charge élevé ⟹ logique peu recommandée.

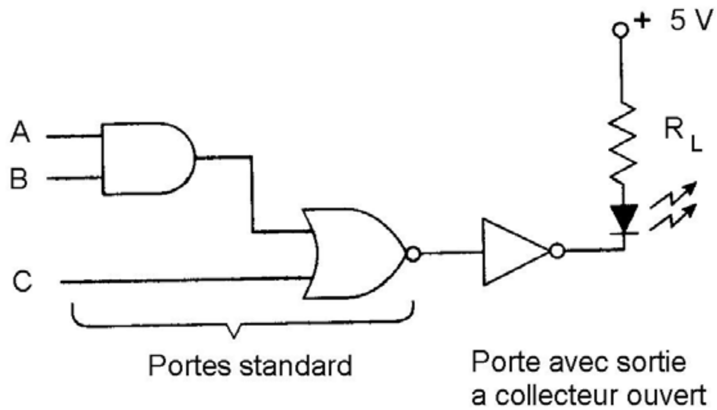
b) Logique négative

Un circuit est en logique négative lorsque la sortie est reliée à la source (Vcc) ce qui donne la valeur de la sortie inversée qu'on peut rétablir en utilisant un inverseur.

EXEMPLE :



Solution avec sortie inversée



Solution avec sortie rétablie

Figure 4

La résistance R_L limite le courant qui passe par la DEL afin d'éviter d'endommager le circuit :

$$R_{L\,\min} = \frac{Tension\ aux\ bornes\ de\ R_L}{Courant\ \text{max}imal\ des\ portes\ \text{logi}ques} = \frac{5\,V - 1{,}5\,V}{16\,m\,A} = 220\,\Omega$$

1,5 V = ΔU aux bornes de la DEL.

1-4 Technique de travail

a- Positionnement des composants

En raison de la commodité et de l'esthétique, il est recommandé de monter les pièces à 90° l'une par rapport à l'autre. On ne devrait pas voir de pièces placées en oblique sur une plaque perforée (figure 5).

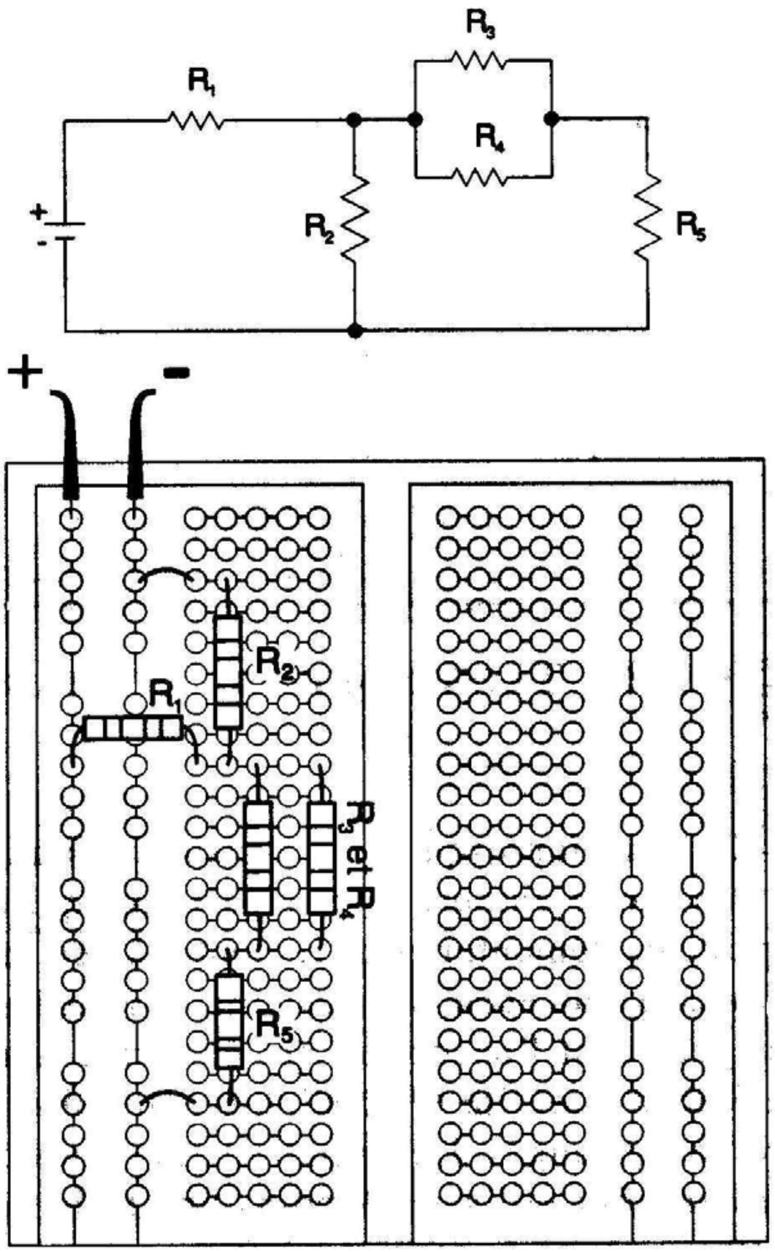


Figure 5 – Montage sur plaque perforée

Lorsqu'on utilise des C.I. (circuits intégrées) , on doit les placer de façon qu'il n'y ait aucun contact entre les pattes. La façon de faire consiste à les placer entre les deux groupes de lignes horizontales comme sur la figure 6).

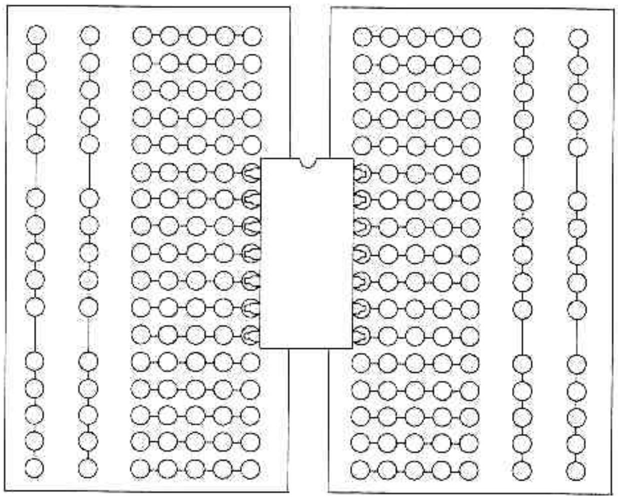


Figure 6 – Branchement d'un C.I.

b- Particularités des montages à C.I.

- Les fils de branchement doivent être le plus court possible pour éviter les interférences et restreindre l'encombrement (figure 7).

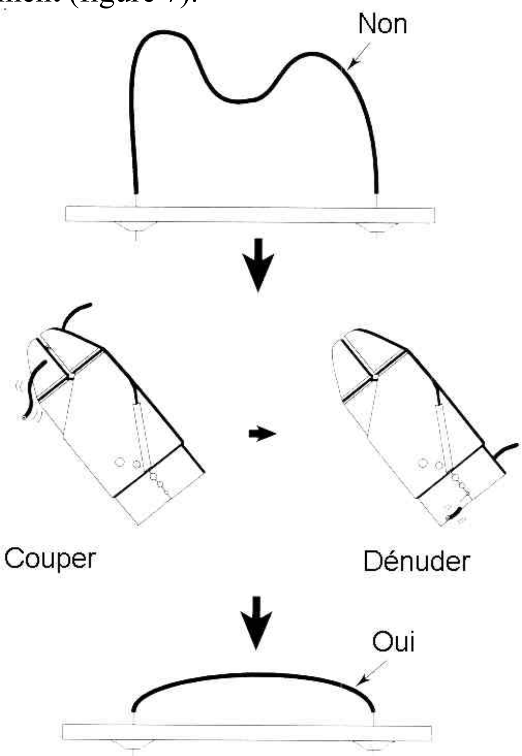
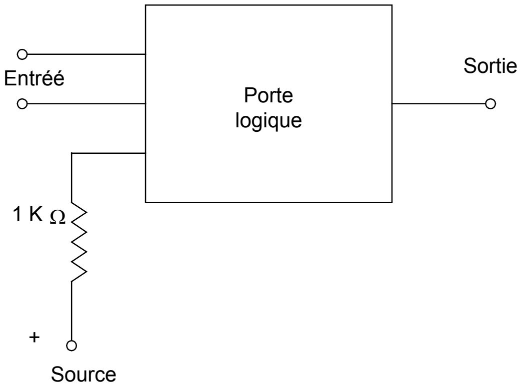


Figure 7 – Longueur des fils

- Les entrées flottantes (libres, non utilisé) ne sont pas recommandes. On peut soit les brancher à la source en passant par une résistance de 1KΩ (le meilleur choix), on les branche ensemble pour n'en faire qu'une (figure 8).



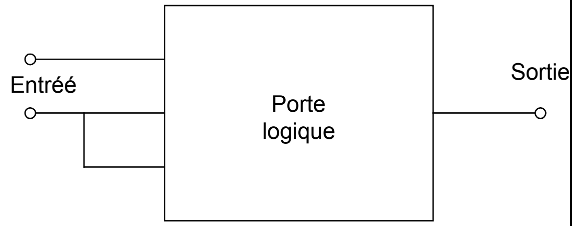


Figure 8

Branchement à la source
(assure un niveau 1)

Branchement à une autre entrée
(copie le signal d'entrée)

c- Comment procéder pour monter un circuit

- Sur une feuille simulant la plaque perforée, trouver le meilleur croquis de disposition possible tout en respectant les techniques de montage des composants et en numérotant les différentes bornes des composants.

- Monter les composants sur la plaque perforée en respectant le croquis de disposition finale.

- Réaliser les branchements entre les composants tout en respectant les techniques de travail (b) avec une facilité de lire le brochage des C.I et une bonne esthétique.

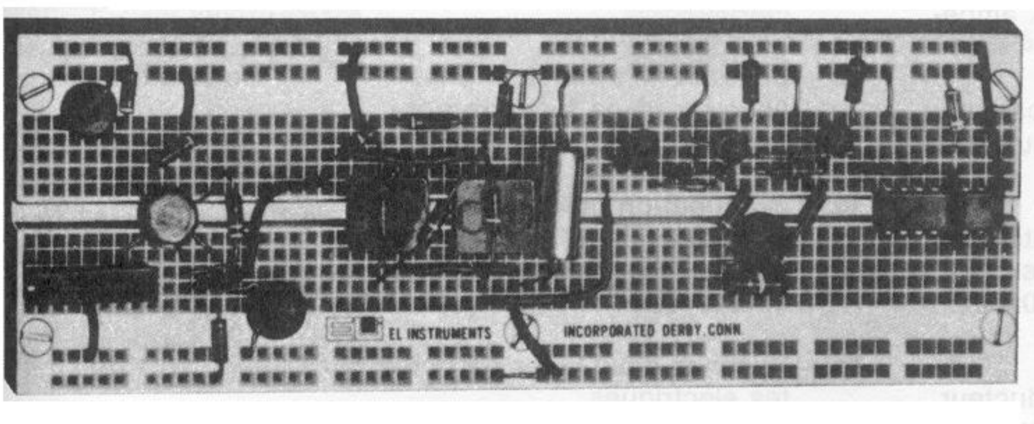


Figure 9

1-5 Tension – Courant

Lors de la réalisation d’un montage, il est important de connaître les possibilités électriques d’une porte ou tout autre élément logique

Les fiches techniques des circuits TTL donnent les caractéristiques suivantes :

Vcc	= alimentation pour les circuits TTL (+5V);
V_{DD}, et Vss	= alimentation des circuits CMOS (généralement Vss = 0, V_{DD} =5,ou 10 ou 15 V);
V_{IL}	= Low - Level Input Voltage, la tension d’entrées maximale pour assurer le niveau bas (0);
V_{IH}	= High - Level Input Voltage, la tension d’entrée minimale pour assurer le niveau haut (1);
V_{OL}	= Low - Level Output Voltage, la tension de sortie maximale pour assurer le niveau bas (0);
V_{OH}	= Low - Level Output Voltage, la tension de sortie minimale pour assurer le niveau haut (1).

Valeurs des tensions des circuits TTL

	Tension
$\mathbf{V_{IL}}$	0,8 V(max)
$\mathbf{V_{IH}}$	2 V (min)
$\mathbf{V_{OL}}$	0,4 V (max)
$\mathbf{V_{OH}}$	2,4 V(min)

Valeurs des tensions des circuits (CMOS)

	$\mathbf{V_{DD}}$ **(5V)**	$\mathbf{V_{DD}}$ **(10V)**	$\mathbf{V_{DD}}$ **(15V)**
$\mathbf{V_{IL}}$	1,5 V	3,0 V	4,5 V
$\mathbf{V_{IH}}$	3,5 V	7,0 V	10,5 V
$\mathbf{V_{OL}}$	0,05 V	0,05 V	0,05 V
$\mathbf{V_{OH}}$	4,95 V	9,95 V	14,95 V

On constate que :

$V_{IL} = 0,3\ V_{DD}$
$V_{IH} = 0,7\ V_{DD}$
$V_{OL} = 0,05\ V$
$V_{OH} = V_{DD}\ -0,05\ V$

Les courants qui assurent le bon fonctionnement des portes logiques sont :

I_{IL} = Low - Level Input Curent d'entrées maximale pour assurer le niveau de tension V_{IL}
I_{IH} = High - Level Input Curent, le courant d'entrée maximal pour assurer le niveau de tension V_{IH}
I_{OL} = Low - Level Output Current, le courant de sortie maximal pour assurer le niveau de tension V_{OL}
I_{OH} = High - Level Output Curent, le courant de sortie maximal pour assurer le niveau de tension V_{OH}

Valeurs de courant des circuits TTL

	Courant
I_{IL}	-1,6 mA
I_{IH}	40 µA
I_{OL}	16 mA
I_{OH}	- 400 µA

Valeurs de courant des circuits (MOS)

	V_{DD} (5V)	**V_{DD} (10)**	**V_{DD} (15V)**
I_{IL}	-10 µA	-10 µA	-10 µA
I_{IH}	10 µA	10 µA	10 µA
I_{OL}	0,05 mA	1,3 mA	3,6 mA
I_{OH}	-0,2 mA	-0,5 mA	-1,4 mA

II) Circuits de base

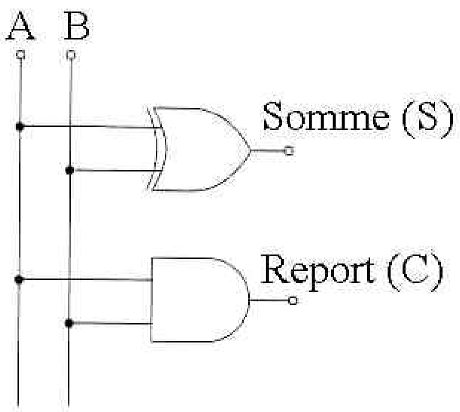
2-1 Additionneur

C'est un circuit logique qui permet d'effectuer l'addition des nombres binaires.

a) Demi-Additionneur

Il ne peut additionner que deux bits ou entrées. On l'identifie par DA (Figure 10).

- Schéma logique
- Représentation simplifiée



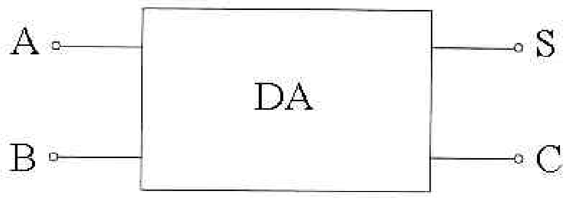


Figure 10

- Table de vérité

Entrées		Sorties	
A	**B**	**S**	**C**
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Le montage possède 2 sorties

- S $\Longrightarrow$ donne la somme $(\Sigma) = A \oplus B$
- C $\Longrightarrow$ donne le report $(C) = A \bullet B$

Exemples d'addition :

° 1	¹ 1
+ 0	+ 1
0 1	10
Report (C) Somme(∑)	Report (C) Somme(∑)

Pour pouvoir additionner de plus grands nombres binaires, on doit combiner plusieurs DA pour former des additionneurs complets, qu'on identifie par AC.

b) Additionneurs complets

C'est une évolution du DA, il possède 3 entées (figure 11).

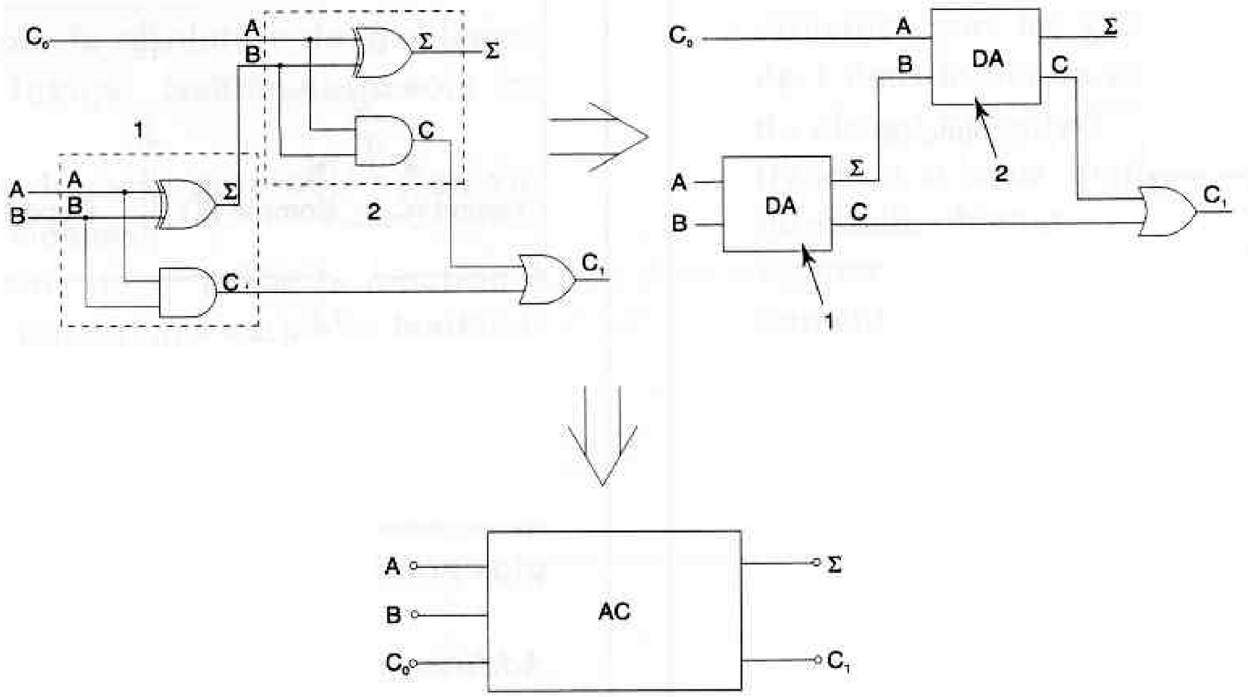


Figure 11

Table de vérité :

Entrées			Sorties	
A	**B**	**Co**	**Σ**	**C_1**
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Il est possible de refaire le même travail en combinant plusieurs AC et en utilisant le report du premier étage en guise d'entrée «C» du second et ainsi de suit. La figure 12 traite l'addition de deux nombres de 4 bits en utilisant des AC.

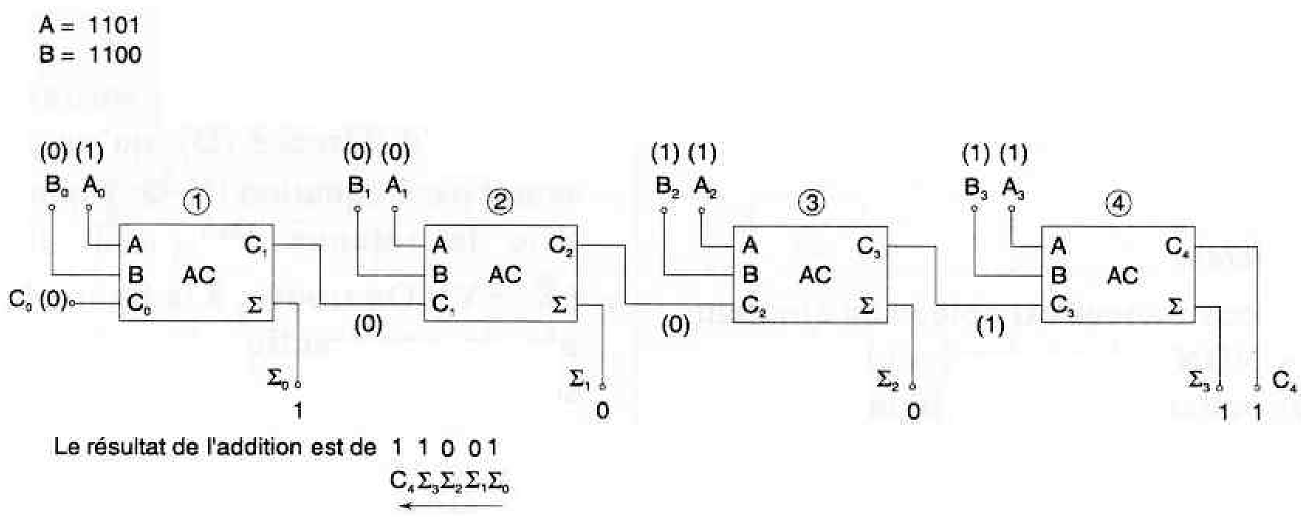
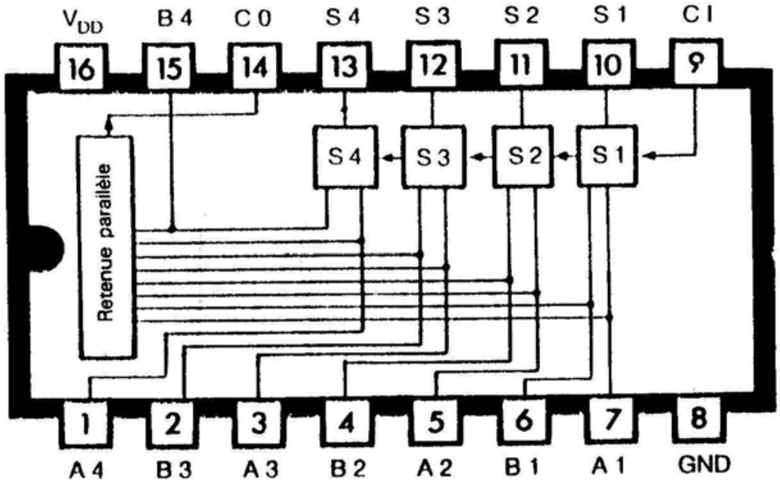
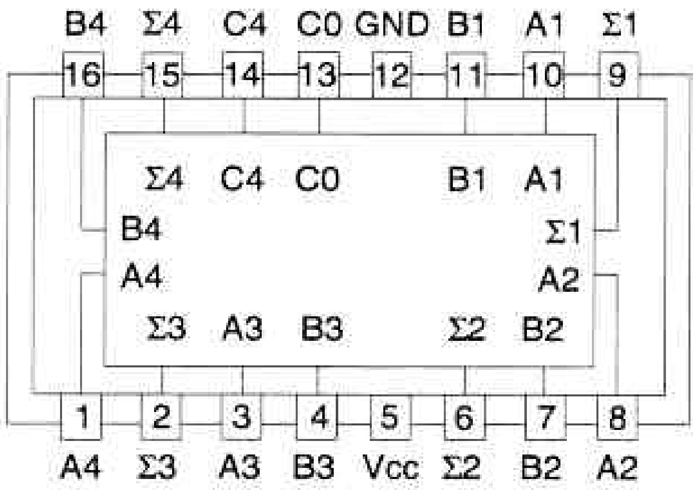


Figure 12

Les familles CMOS et TTL comportent des additionneurs sous la forme des C.I pour éviter de manipuler une quantité énorme de portes logiques (figure 13).



Additionneur complet 4bits CMOS (4008)



Additionneur complet 4 bits TTL (7483A)

Figure 13

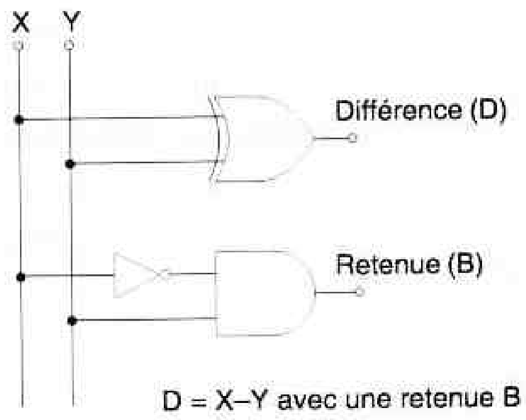
2-2 Soustracteurs logiques

Ils ne sont pas très utilisés dans les domaines industriels. Leur fonctionnement ressemble énormément à celui des additionneurs.

a) Demi-soustracteur

Il est obtenu en ajoutant une porte «NON» à un demi-additionneur.
On l'identifie par les lettres DS (figure 14).

- Schéma logique



- Représentation simplifiée

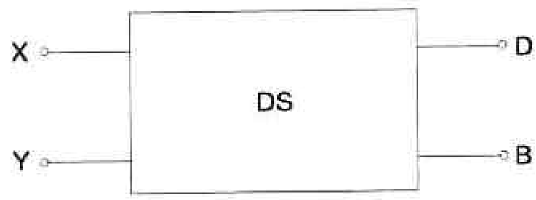


Figure 14

- Table de vérité

Entrées		Sorties	
X	**Y**	**D**	**B**
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

On a deux sorties : → D qu'on pourrait représenter par $D=X\oplus Y$

→ B qu'on pourrait représenter par $B=\overline{X}\bullet Y$

b) Soustracteurs complets

Le soustracteur complet est une combinaison de deux DS auquel on a ajouté un «OU» logique à la sortie de la retenue (figure 15).

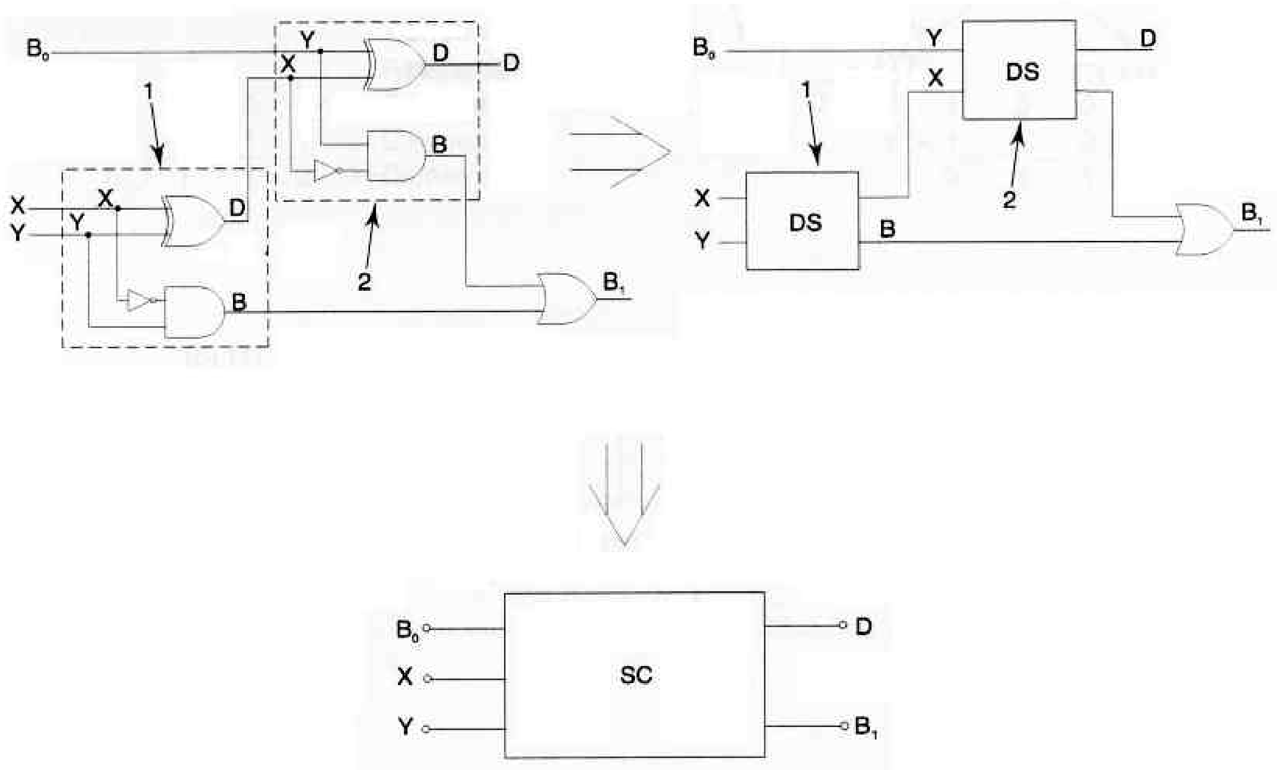


Figure 15

- Table de vérité

Entrées			Sorties	
X	**Y**	**Bo**	**D**	**B1**
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

Il est possible de refaire le même travail en combinant plusieurs SC en cascade pour réaliser une soustraction binaire de 4 bits ou plus (Figure 16).

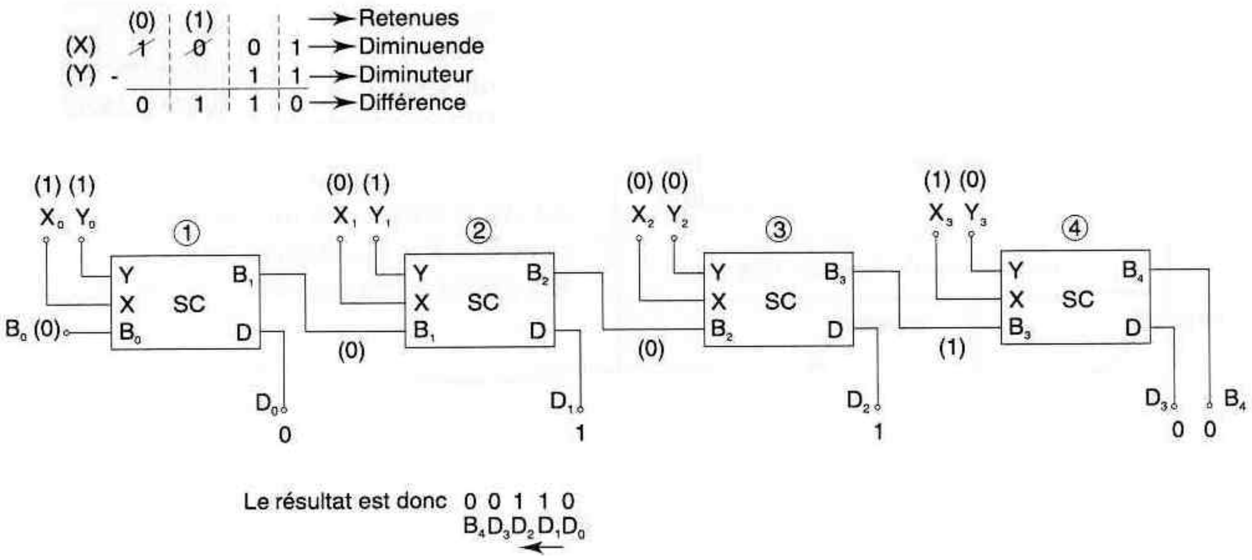


Figure 16

Malheureusement, on ne trouve pas des C.I. pour les soustracteurs. Il est cependant possible d'utiliser un artifice mathématique pou transformer la soustraction en addition et ainsi utiliser des additionneurs logiques(figure 17).

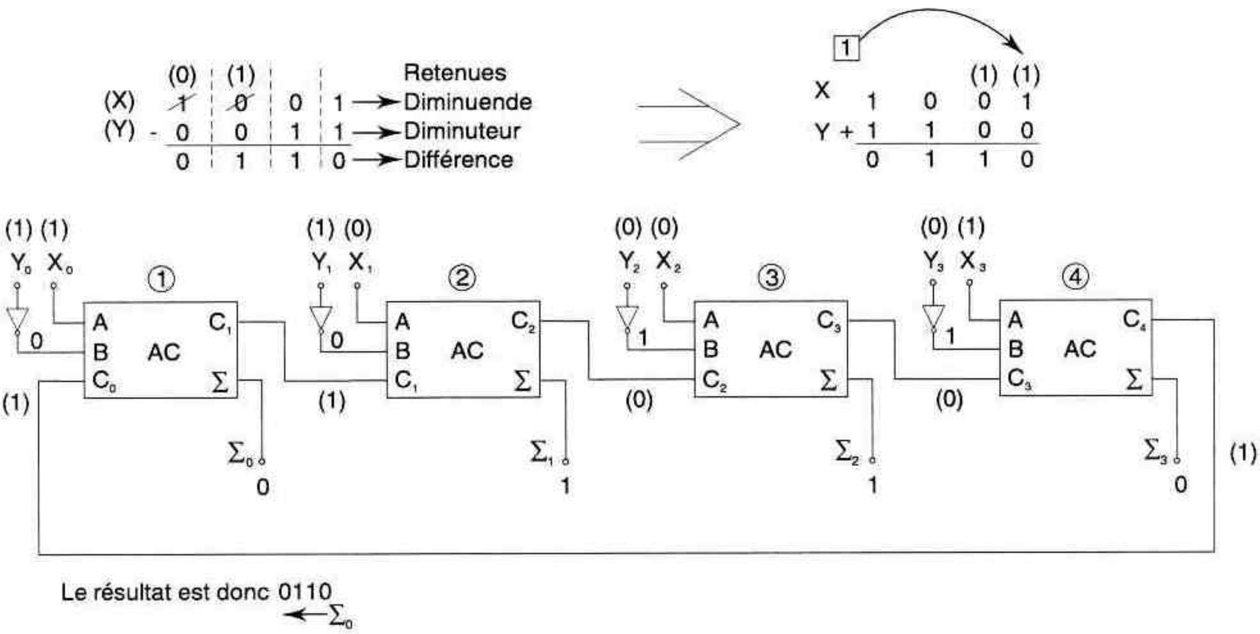
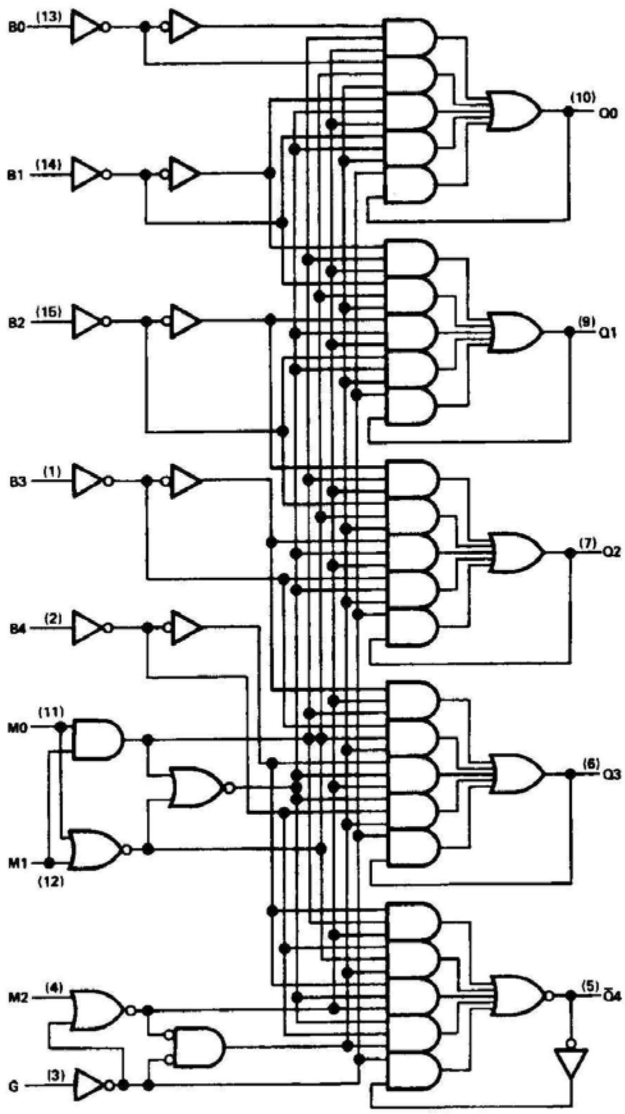


Figure 17

Il est possible de se servir, par exemple d'un C.I TTL 7483 pour monter un circuit soustracteur.

2-3 Multiplicateur

Exemple de multiplicateur de 2 bits par 4 bits (Figure 18).



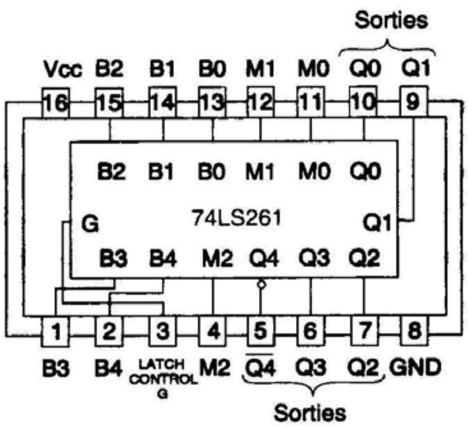


Figure 18

Le montage à partir des portes logiques de base serait très difficile et coûteux. On utilise donc des C.I qui contiennent tous les composants nécessaires à la réalisation de l'opération.
Voici un tableau qui énumérer les divers C.I qui servent à la multiplication.

	Fonction	**Numéro**
	2 bits par 4 bits	74LS261
TTL	4 bits par 4 bits	74284, 74285, 74S274
	4 bits	40181, 4057
CMOS	Multiplicateur BCD	4527
	Multiplicateur binaire	4089

<u>Remarque :</u>

Il existe plusieurs autres circuits logiques de base tels que :

- Le décodeur : c'est un circuit permettant de convertir pour chacune des combinaisons possibles d'entrées, une sortie possible.
- Le codeur : c'est un circuit logique permettant de convertir un code quelconque en un autre code.
- Le comparateur : c'est un circuit permettant de comparer deux nombres binaires à ses entrées pour ainsi désigner lequel des deux est le plus grand.

OBJECTIF : F **DURÉE :** 4 H

- Objectif poursuivi : Montrer des circuits de base.

- Description sommaire de l'activité :

Le stagiaire doit : montrer un circuit de base (additionneur complet) avec une sélection judicieuse des composants et conformité du montage avec le schéma.

- Lieu de l'activité : Atelier.

- **Liste du matériel requis :**
  - Source de 5 Vcc;
  - Interrupteurs logiques;
  - Résistances de ½ W, 220 Ω [5];
  - Plaquette de montage, pinces et fils calibre 22;
  - DEL (5);
  - Portes logiques :
    - 7408 [« ET »];
    - 7432 [« OU »];
    - 74386 [« OU exclusif »];
    - 7404 [« NON »];
  - Additionneur complet 7483A;
  - Fiches techniques des circuits intégrés;
  - Sonde logique.

- **Directives particulières :**

- Le travail doit se faire en équipe de deux stagiaires
- Le rôle des formateurs est d'aider les stagiaires à atteindre les critères généraux et particulière de performance à savoir :
  - Travail méthodique et minutieux;
  - Utilisation appropriée du matériel;
  - Montage opérationnel et conforme avec le schéma;
  - Qualité du montage.

OBJECTIF : F **DURÉE :** 4H

Exercice pratique :

Le but de cet exercice est de comparer un additionneur complet sous la forme d'un C.I. avec un additionneur construit avec des portes logiques, tout en appliquant la compétence attendue.

Mise en situation :

Le stagiaire doit monter un additionneur avec des portes, logiques, vérifier son fonctionnement et comparer les résultats obtenus avec ceux d'un additionneur en C.I.

Marche à suivre :

1- Tracer le circuit d'un additionneur complet en utilisant uniquement des portes logiques de base. Ajouter le circuit d'une DEL pour afficher le résultat des sorties. Prenez soin de numéroter les bornes des composants.

2- Monter votre circuit sur une plaque perforée.

3- Simuler diverses conditions d'entrée et inscrivez les résultats des additions obtenus dans les colonnes appropriées du tableau suivant.

			Sorties			
Entrées			**Portes logiques**		**7483**	
A	**B**	**Co**	C_1	Σ	C_2	Σ
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

4- Remplacer l'additionneur complet par un CI (7483A) ;

5- Simuler diverses possibilités d'addition ;

6- Écrivez le résultat des sorties dans les colonnes appropriées du tableau précédent ;

7- Comparez les résultats des deux montages ;

8- Modifier votre circuit pour réaliser le montage d'un additionneur à 4 bits ;

9- Remplissez le tableau en simulant, à l'aide des interrupteurs logiques, diverses conditions d'entrée.

Entrée (A)	**Entrée (B)**	**Sortie (Somme)**
$(0100)_2$	$(0110)_2$	
$(0101)_2$	$(1100)_2$	
$(1011)_2$	$(0011)_2$	
$(1101)_2$	$(0110)_2$	
$(0101)_2$	$(0101)_2$	
$(1110)_2$	$(0111)_2$	

10- Rangez votre poste de travail ainsi que les outils ou accessoires que vous avez utilisé.